

Laboratorio di Informatica**Architettura di un elaboratore**
Lezione 2AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

1

Laboratorio di Informatica
2. Architettura di un elaboratore**Le principali componenti**

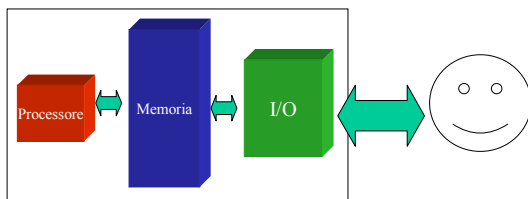
- Un elaboratore è composto da 3 componenti principali:
 - Il microprocessore
 - La memoria
 - I dispositivi di Ingresso/Uscita

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

2

Laboratorio di Informatica
2. Architettura di un elaboratore**Le principali componenti**

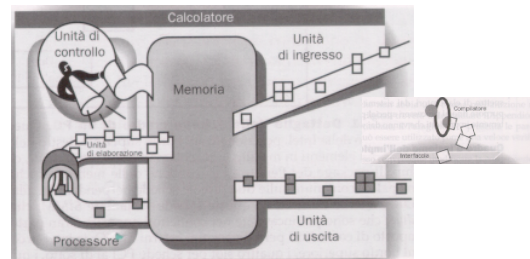
- Le componenti sono tra loro interconnesse

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

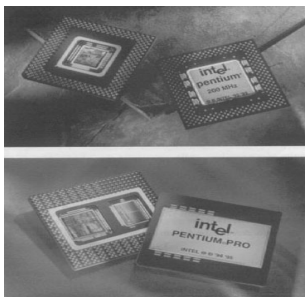
3

Laboratorio di Informatica
2. Architettura di un elaboratore**Le principali componenti**

- Le componenti sono tra loro interconnesse

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

4

Laboratorio di Informatica
2. Architettura di un elaboratore**Il processore**AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

5

Laboratorio di Informatica
2. Architettura di un elaboratore**Il processore**

- Il processore è composto da due componenti:

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

6

Laboratorio di Informatica
2. Architettura di un elaboratore

Il processore

- Il datapath o unità di elaborazione
 - L'insieme dei circuiti che operano e manipolano i dati
- Il controller
 - L'insieme dei circuiti che interpretano un programma ed sovrintendono alla esecuzione delle istruzioni da parte delle altre componenti del calcolatore

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

7

Laboratorio di Informatica
2. Architettura di un elaboratore*Il processore*

- Ogni modello di microprocessore ha un proprio linguaggio macchina diverso da quello di altri processori
- Ogni modello di microprocessore è in grado di riconoscere solo programmi scritti nel proprio linguaggio macchina
- Il linguaggio macchina contiene tutte e sole le operazioni che possono essere eseguite dal microprocessore

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

8

Laboratorio di Informatica
2. Architettura di un elaboratore*Il processore*

- Ogni istruzione del linguaggio macchina viene eseguita da un microprocessore svolgendo una serie di passi, le *operazioni elementari*
- Il numero di operazioni elementari necessario a portare a compimento un'istruzione in linguaggio macchina è dell'ordine di 7-10

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

9

Laboratorio di Informatica
2. Architettura di un elaboratore*Il processore*

- Ciclo di clock
 - Parametro caratteristico di un processore è la lunghezza del ciclo di clock
 - Indica il tempo richiesto dal microprocessore a compiere un'operazione elementare
 - La frequenza del clock è espressa in MHz (Mega Hertz) ed è l'inverso della durata del ciclo espressa in $\mu s = 10^{-6} s$

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

10

Laboratorio di Informatica
2. Architettura di un elaboratore*Il processore*

- Dati **2** processori con lo **stesso** linguaggio macchina, risulterà più **veloce** quello con frequenza di clock **maggiore**
- Non è possibile dire nulla su processori con linguaggi macchina diversi
 - Es. Pentium Vs. PowerPC

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

11

Laboratorio di Informatica
2. Architettura di un elaboratore*Il processore: esempio*

- Dati i calcolatori **A** e **B** con diversi linguaggi macchina
 - Clock di **A** è **500MHz**
 - Clock di **B** è **400MHz**
 - Il linguaggio di **A** richiede l'esecuzione di **10 operazioni elementari** per ogni istruzione
 - Il linguaggio di **B** ne richiede **6**
- Per eseguire un programma di 100M istruzioni di linguaggio macchina
 - **A** impiegherà **2s** = $(100 \cdot 10^6 \cdot 10) / (500 \cdot 10^6)$
 - **B** impiegherà **1,5s**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

12

Laboratorio di Informatica
2. Architettura di un elaboratore

Il processore

- La frequenza di clock **non** è quindi un **indice assoluto** per quanto riguarda la bontà di un microprocessore
- Attualmente si trovano in commercio microprocessori che operano a frequenze di 1 GHz (1 Giga Hertz)

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

13

Laboratorio di Informatica
2. Architettura di un elaboratore

Il processore

- Le marche più diffuse di microprocessore sono:
 - Intel
 - Motorola (i primi Macintosh)
 - IBM
 - HP
 - DEC

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

14

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

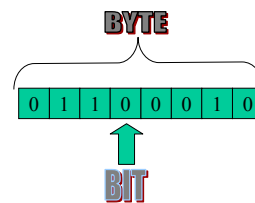
- Svolge la funzione di magazzino per i programmi e i dati su cui deve operare il microprocessore
- Dati e programmi sono memorizzati in unità minime chiamate **Byte**
- Un byte è a sua volta costituito da **8 bit**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

15

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria



Codifica binaria in codice ASCII del carattere 'b' pari 142 in ottale

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

16

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

- Le dimensioni di una memoria si misurano in:
 - Kbyte (kilo byte)= 1024 byte = 2^{10} byte
 - Mbyte (Mega byte)= 1024 Kbyte
 - Gbyte (giga byte)= 1024 Mbyte

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

17

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

- Per questioni di costi ed efficienza la memoria di un elaboratore è distribuita su dispositivi hardware diversi, che nel loro insieme costituiscono il **sistema memoria** dell'elaboratore, più comunemente chiamato **gerarchia di memoria**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

18

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

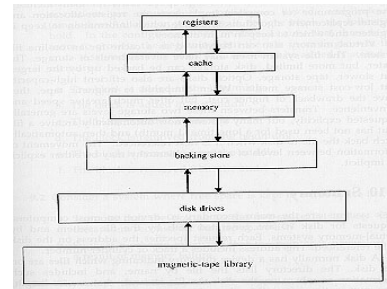
- Ai livelli più **alti** di questa gerarchia sono presenti le memorie più **veloci**, e quindi più costose. Ai livelli **bassi** sono presenti le memorie più economiche ma anche più **lente**
- La velocità di una memoria è misurata in base al **tempo di accesso** speso dal microprocessore

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

19

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

20

Laboratorio di Informatica
2. Architettura di un elaboratore

Memorie: confronti

memorie	Tempo di accesso	Costo in \$ nel '97
SRAM	5 -25 ns	100 -250
DRAM	50 -120 ns	5 -10
Dischi magnetici	10 -20 milioni di ns	0.10 - 0.20

SRAM (Static RAM) per le cache di I e II livello
 DRAM (Dynamic RAM) per la memoria

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

21

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

- I livelli di memoria di un elaboratore generalmente presenti sono
 - i **registri**, le **cache**, la **memoria centrale**, i **dischi**.
- Una configurazione standard di un PC
 - 32 **registri**, 256Kbyte di **cache**, 64-128MB di **memoria centrale** e un **disco** di 16GB.

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

22

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

- Esistono due categorie di dispositivi di memoria:
 - le **memorie volatili**
 - le **memorie non volatili**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

23

Laboratorio di Informatica
2. Architettura di un elaboratore

La memoria

- Le memorie **volatili** sono i dispositivi di memoria che **perdono** il loro contenuto quando viene loro a mancare l'alimentazione elettrica
- Le memorie **non volatili** invece **mantengono** l'informazione registrata anche in assenza di alimentazione elettrica

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

24

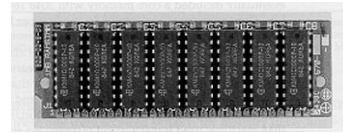
Laboratorio di Informatica
2. Architettura di un elaboratore

Le memorie volatili

- genericamente indicate con il termine **RAM** (Random Access Memory)
 - i **registri** di CPU, le **cache** e la **memoria centrale**
 - sono realizzati rifacendosi alla tecnologia dei **circuiti integrati**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

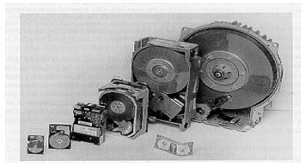
25

Laboratorio di Informatica
2. Architettura di un elaboratore*Le memorie volatili*AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

26

Laboratorio di Informatica
2. Architettura di un elaboratore*Le memorie non volatili*

- I dispositivi più diffusi come memoria non volatile, sono i **dischi magnetici**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

27

Laboratorio di Informatica
2. Architettura di un elaboratore*La memoria*

- A elaboratore spento tutte le informazioni risiedono su disco
- All'accensione, le informazioni necessarie al funzionamento vengono trasferite da disco a memoria centrale, sino ai livelli più alti della gerarchia di memoria in funzione del loro utilizzo

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

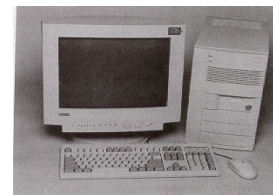
28

Laboratorio di Informatica
2. Architettura di un elaboratore*I Dispositivi di I/O o Periferiche*AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

29

Laboratorio di Informatica
2. Architettura di un elaboratore*I dispositivi di I/O*

- Rappresentano l'interfaccia del calcolatore verso il mondo esterno

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

30

Laboratorio di Informatica
2. Architettura di un elaboratore

I dispositivi di input

- I dispositivi di input acquisiscono informazioni espresse in un formato consono all'operatore umano
- Le traducono in un formato consono all'elaboratore
- le trasmettono alle componenti opportune del calcolatore
 - Es.: mouse, tastiera, scanner, microfono

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

31

Laboratorio di Informatica
2. Architettura di un elaboratore

I dispositivi di output

- I dispositivi di output acquisiscono informazioni dall'elaboratore nel formato di rappresentazione interno
- le traducono in un formato consono all'operatore umano
- le visualizzano
 - Es.: video, stampante

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

32

Laboratorio di Informatica
2. Architettura di un elaboratore

I dispositivi di I/O

- Ogni periferica è costituita da 3 componenti:
 - Una componente visibile, il dispositivo in senso lato detto **device**
 - Una componente elettronica di controllo chiamato **device controller**
 - Una componente software **device driver**

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

33

Laboratorio di Informatica
2. Architettura di un elaboratore

Il controller

- Riceve gli ordini dal microprocessore e li impartisce al dispositivo fisico
- Risiede su un circuito stampato ed è solitamente esterno all'unità periferica ed all'interno dello chassis
- Il collegamento tra il controller e la periferica avviene attraverso opportuni connettori

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

34

Laboratorio di Informatica
2. Architettura di un elaboratore

Il device driver

- Componente sw necessaria per la gestione della periferica
- Ogni periferica ha un proprio **driver** che viene consegnato su un disco all'atto dell'acquisto della periferica
- Prima di utilizzare la periferica è necessario **installare il driver** corrispondente

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

35

Laboratorio di Informatica
2. Architettura di un elaboratore

I Bus

- I **controller** di tutte le periferiche devono essere collegati al microprocessore per poter prendere ordini dallo stesso
- Per svolgere questa funzionalità ogni elaboratore è provvisto di uno o più **bus**
- Il bus fa convergere al microprocessore le informazioni provenienti dai vari controller
 - è paragonabile ad una strada su cui convergono più vie laterali provenienti dai vari controller

AA 2000/2001
© Alberti, Bruschi, Ferrari, Provetti, Rosti

36

Laboratorio di Informatica
2. Architettura di un elaboratore

I Bus

- Periferiche diverse possono usare tipi di bus diversi, in genere in funzione della velocità di trasmissione dati
- I bus più diffusi:
 - PCI
 - Generalmente usato sulla scheda madre tra memoria e processore
 - SCSI, IDE
 - Generalmente usati per i dischi