

Cognome e nome dello studente:

Matricola:

A.A. 2008-2009 – Prima prova in itinere – Sabato 28 Marzo 2009

1. [6] Disegnare il circuito firmware ottimizzato della moltiplicazione di due numeri, uno su 3 bit ed uno su 5 bit. Dimensionare tutti i componenti ed evidenziare i segnali di controllo. Scrivere l'algoritmo implementato nel firmware. Ha senso introdurre un sommatore ad anticipazione di riporto in questo circuito? Perché? Cos'è un sommatore ad anticipazione di riporto?
2. [4] Disegnare il circuito in grado di effettuare la moltiplicazione degli stessi numeri del primo esercizio, uno su 3 ed uno su 5 bit, esclusivamente mediante circuiti combinatori (hardware), e valutarne la complessità ed il cammino critico.
3. [8] Scrivere la funzione che controlla se c'è un overflow in una somma tra numeri relativi. Progettare il circuito che implementa detta funzione in forma SOP e POS. Definire la complessità circuitale ed il cammino critico delle due forme canoniche. Quale forma risulta più conveniente? Trasformare una forma canonica nell'altra.
4. [3] Supponiamo di volere implementare la funzione combinatoria riportata sotto (e quindi calcolare sia  $y_1$  che  $y_2$ ) mediante PLA, disegnare una PLA che possa essere adatta allo scopo. Quali osservazioni potete fare?

a	b	c	$y_1$	$y_2$
0	0	0	1	1
0	0	1	1	0
0	1	0	1	1
0	1	1	X	0
1	0	0	X	0
1	0	1	0	0
1	1	0	0	0
1	1	1	0	1

5. [2] Domande:

- a) Descrivere i colli di bottiglia nell'elaborazione che si sono via via verificati nella storia delle architetture. Cosa rappresenta l'accumulatore?
- b) Definire i passi di esecuzione di un'istruzione. In quale fase l'architettura "capisce" di quale istruzione si tratta?
- c) Cos'era l'"omnibus"?
- d) Cosa si intende per calcolatore vettoriale?

6. [7] Costruire una ALU a 4 bit che consenta le seguenti operazioni: Somma, sottrazione, and, or, equal, less\_than. La ALU deve fornire in uscita la parola 1110 quando viene selezionata l'operazione *equal* ed i due operandi risultano uguali; e la parola 1000 quando viene selezionata l'operazione *less\_than* ed il primo operando è minore del secondo. Disegnare tutti i segnali di controllo e tutte le porte logiche necessarie. Si possono sostituire gruppi di porte logiche uguali con un unico blocco funzionale.

7. [4] Convertire in formato IEEE754 in singola precisione il numero -33,125. Definire quali sono il massimo ed il minimo numero positivi ( $> 0$ ) memorizzabili in questo formato e qual'è la codifica di questi due numeri? La conversione di un numero decimale è sempre esatta? Perché? Cosa si intende per denormalizzazione?

8. [1] Dimostrare che la porta NAND è una porta universale.