

Cognome e nome dello studente:

Matricola:

A.A. 2006-2007 – Appello del 28 Settembre 2007

1. [6] Come vengono gestiti eccezioni ed interrupt? Scrivere un programma Assembly che sia in grado di gestire un interrupt in un'architettura MIPS.
2. [18] Data l'architettura di cui sotto:
 - A. [6] Scrivere il contenuto dei registri di pipeline (l'uscita dei registri) durante l'esecuzione (fase di calcolo, EX) della lw in questo frammento di codice:

```
add $s4, $s1, $s2
sub $t0, $t1, $t2
lw $s0, zero($s5)
beq $s0, $s2, 100
add $s6, $s6, $s6
```
 - B. [3] Ci sono hazard? Quali? Cos'è un hazard? Dare la definizione di stallo.
 - C. [6] Modificare la CPU riportata sotto, aggiungendo circuiti addizionali adeguati in modo da risolvere gli hazard.
 - D. [3] Cosa è in branch prediction buffer? Come funziona?
3. [6] A cosa serve la memoria? Descrivere un disco rigido? Disegnare una cache a piacere associativa a 2 vie, il suo circuito di lettura e scrittura completo.
4. [5] Sintetizzare la funzione logical nella prima e seconda forma canonica associata alla seguente espressione logica. Dimostrare che le due forme canoniche sono equivalenti trasformando la prima forma canonica nella seconda:

$$Y = AB + A(!C) + B (!C)$$