



Sommatori e Moltiplicatori

Prof. Alberto Borghese
Dipartimento di Scienze dell'Informazione

borgnese@dsi.unimi.it

Università degli Studi di Milano

Riferimenti: B.5 sul Patterson, per i moltiplicatori HW, capitolo 9 fino a 9.3.3.2 sul Fummi,
Per gli algoritmi di moltiplicazione: capitolo 3 (fino a 3.4) del Patterson.



Sommario

Sommatori

Moltiplicatori



Somma e prodotto logico



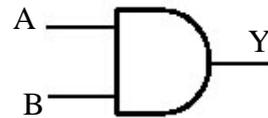
Somma => OR

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1



Moltiplicazione
=> AND

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



AND e OR su più bit



1	0	0	1
---	---	---	---

AND

1	1	0	0
---	---	---	---

=

1	0	0	0
---	---	---	---

1	0	0	1
---	---	---	---

OR

1	1	0	0
---	---	---	---

=

1	1	0	1
---	---	---	---



(Half) Adder ad 1 bit

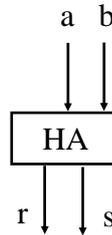
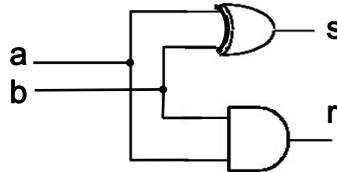


Tabella della verità della somma:

a b	somma	riporto
0 0	0	0
0 1	1	0
1 0	1	0
1 1	0	1

$$s = a \oplus b$$

$$r = ab$$



La somma è diventata un'operazione logica!

Cammini critici:
Somma = 1;
Riporto = 1;

Complessità
Somma = 1 porta;
Riporto = 1 porta;



Full Adder ad 1 bit



Tabella della verità della somma completa:

a b r _{in}	somma	riporto
0 0 0	0	0
0 1 0	1	0
1 0 0	1	0
1 1 0	0	1
0 0 1	1	0
0 1 1	0	1
1 0 1	0	1
1 1 1	1	1

$$s = m_1 + m_2 + m_4 + m_7$$

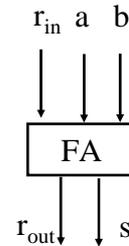
$$r = m_3 + m_5 + m_6 + m_7$$

$$s = \overline{a} \overline{b} r_{in} + \overline{a} b \overline{r}_{in} + a \overline{b} \overline{r}_{in} + a b r_{in} =$$

$$= (a \oplus b) \overline{r}_{in} + (\overline{a} b + a b) r_{in} =$$

$$= (a \oplus b) \overline{r}_{in} + (a \oplus b) r_{in}$$

$$r_{out} = \overline{a} b \overline{r}_{in} + \overline{a} b r_{in} + a \overline{b} \overline{r}_{in} + a \overline{b} r_{in} = ab + (a \oplus b) r_{in}$$



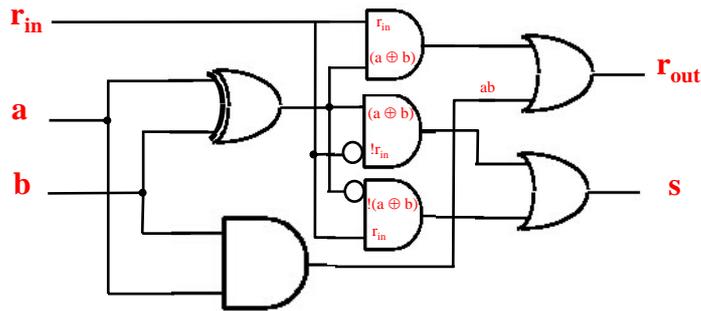


Implementazione circuitale



$$s = (a \oplus b) \overline{r_{in}} + (a \oplus b) r_{in}$$

$$r_{out} = ab + (a \oplus b) r_{in}$$



7 porte logiche.
Cammini critici: $s \rightarrow 3$; $r_{out} \rightarrow 3$



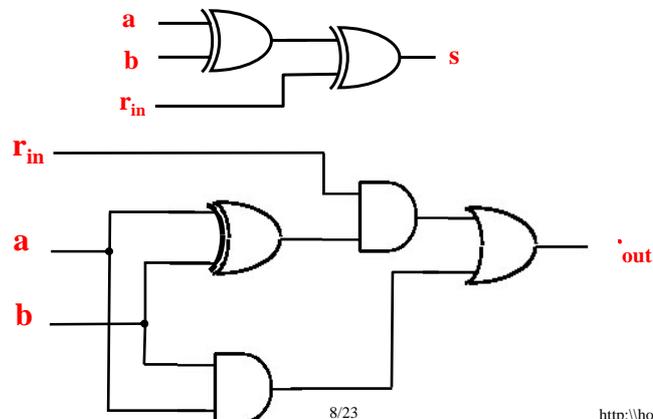
Semplificazione circuitale



$$s = (a \oplus b) \overline{r_{in}} + \overline{(a \oplus b)} r_{in} = (a \oplus b) \oplus r_{in}$$

$$r_{out} = ab + (a \oplus b) r_{in}$$

5 porte logiche.
Cammini critici: $s \rightarrow 2$; $r_{out} \rightarrow 3$

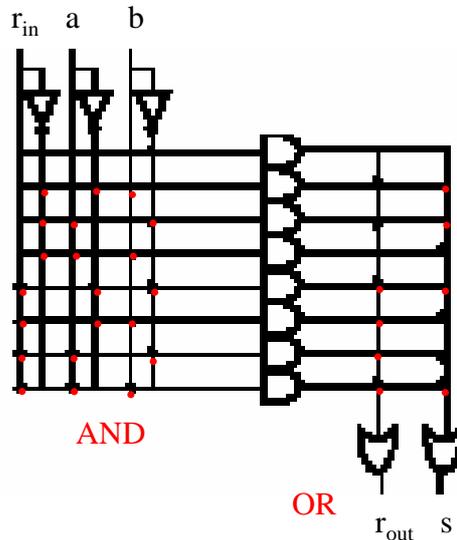




Implementazione mediante PLA



a	b	r _{in}	somma	r _{out}
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1



SOP: costruisco i mintermini e li sommo.



Esercizi



Implementare il circuito del Full Adder mediante ROM

Scrivere il circuito che esegue la somma di: $3 + 4$ in base 2.

Riportare tutte le uscite delle porte logiche.

Scrivere il circuito che esegue la seguente sottrazione: $5 - 2$ in base

2. Riportare tutte le uscite delle porte logiche.



Sommario



Addizionatori

Moltiplicatori



Moltiplicazione binaria



Moltiplicando \longrightarrow 1 1 0 1 1 x
 Moltiplicatore \longrightarrow 1 1 1 =

$ \begin{array}{r} 11011 \times 27_{10} \\ 111 = 7_{10} \\ \hline 111111 \\ 11011+ \\ 11011- \\ 11011- - \\ \hline 10111101 \quad 189_{10} \end{array} $	$ \begin{array}{r} \hline 11111 \\ 11011+ \\ 11011- \\ \hline 1 \\ 1010001+ \\ 11011- - \\ \hline \hline \end{array} $
<p>Prodotto \longrightarrow 1 0 1 1 1 1 0 1</p>	



Moltiplicazione binaria



Moltiplicando \longrightarrow 1 1 0 1 1 x 27 x
 Moltiplicatore \longrightarrow 1 0 1 1 = 11 =

Prodotti parziali \longrightarrow 1 1 1 1 1
 \longrightarrow 1 1 0 1 1 + 27 +
 \longrightarrow 1 1 0 1 1 - 27 - =

Riporto \longrightarrow 0 0 0 0 0
 \longrightarrow 1 0 1 0 0 0 1 + 297
 \longrightarrow 0 0 0 0 0 - -

Somma parziale \longrightarrow 1 1 0 1 0
 \longrightarrow 1 0 1 0 0 0 1 +
 \longrightarrow 1 1 0 1 1 - - - =

Prodotto \longrightarrow 1 0 0 1 0 1 0 0 1 $\rightarrow 297_{10}$



Moltiplicazione binaria (su 4 bit)



Moltiplicando \longrightarrow
 Moltiplicatore \longrightarrow

Prodotti parziali (AND) \longrightarrow 1 0 1 1 x 11₁₀
 \longrightarrow 1 0 1 = 5₁₀

Somma parziale (Sommatori) \longrightarrow 0 0 0 0
 \longrightarrow 1 0 1 1 + 1011*1*2⁰+
 \longrightarrow 0 0 0 0 - 1011*0*2¹=

Prodotto \longrightarrow 1 0 1 1
 \longrightarrow 1 0 1 1 - - 1011*1*2²=

1 1 0 1 1 1 55₁₀

Il prodotto parziale è = $\begin{cases} \text{Moltiplicando incolonnato opportunamente} \\ 0 \end{cases}$



La moltiplicazione binaria



Possiamo vederla come:

Un primo stadio in cui si mette in AND ciascun bit del moltiplicatore con il moltiplicando.

Un secondo stadio in cui si effettuano le somme (full adder) dei bit sulle righe contenenti i prodotti parziali.



La matrice dei prodotti parziali

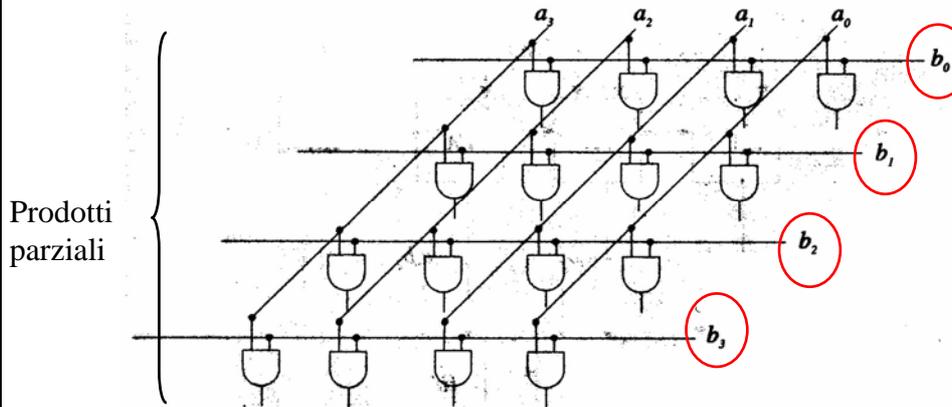


Prodotti parziali {			a_3	a_2	a_1	a_0	
			$a_3 b_0$	$a_2 b_0$	$a_1 b_0$	$a_0 b_0$	b_0
			$a_3 b_1$	$a_2 b_1$	$a_1 b_1$	$a_0 b_1$	b_1
		$a_3 b_2$	$a_2 b_2$	$a_1 b_2$	$a_0 b_2$		b_2
	$a_3 b_3$	$a_2 b_3$	$a_1 b_3$	$a_0 b_3$		b_3	

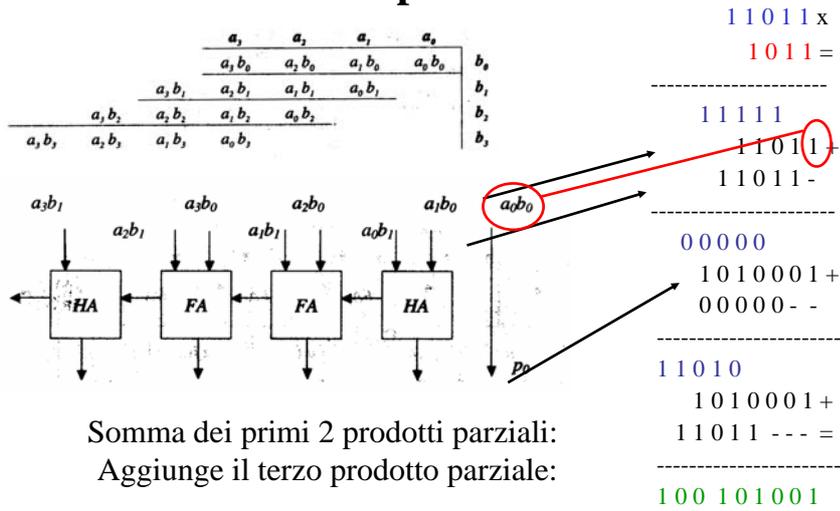
In binario i prodotti parziali sono degli AND.



Il circuito che effettua i prodotti



Somma delle prime 2 righe dei prodotti parziali



HA e FA non sono equivalenti
 per i diversi cammini critici.

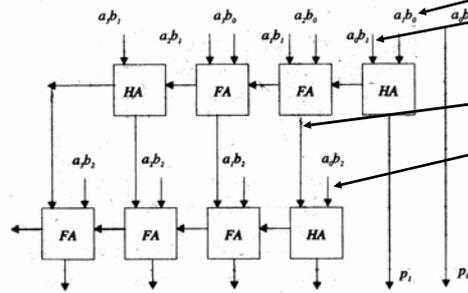


Somma della terza riga



I primi due prodotti parziali sono sommati dalla prima batteria di sommatori.

Ogni altro prodotto parziale è sommato da un'ulteriore batteria di sommatori.



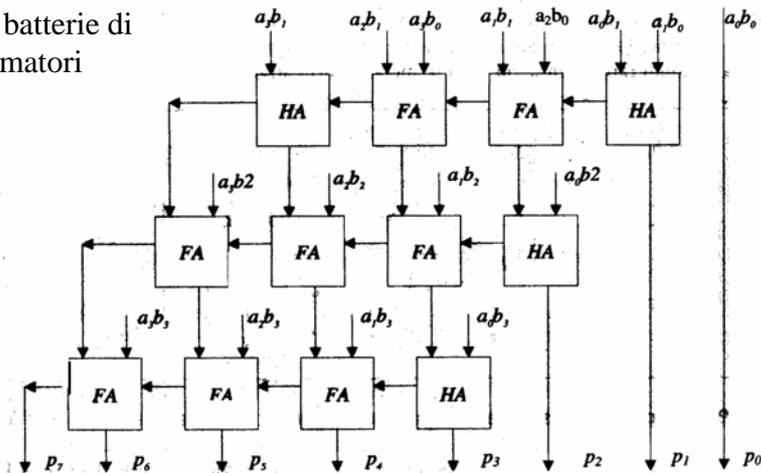
$$\begin{array}{r}
 11011 \times 27 \times \\
 1011 = 11 = \\
 \hline
 11111 \\
 11011 + 27 + \\
 11011 - 27 - = \\
 \hline
 00000 \quad 297 \\
 1010001 + \\
 00000 - = \\
 \hline
 11010 \\
 1010001 + \\
 11011 - - = \\
 \hline
 100101001 \rightarrow 297|_{10}
 \end{array}$$



Circuito completo della somma dei prodotti parziali



N-1 batterie di sommatori



Problema: overflow: A e B su 32 bit \Rightarrow P su 64 bit.



Valutazione della complessità



Complessità:

Half Adder: 2 porte
Full Adder: 5 porte

Stadio AND:

A su N bit
B su M bit

N * M porte AND

Stadio OR:

Numero porte se N = M = 4 -> 48

N sommatore per riga
M-1 righe

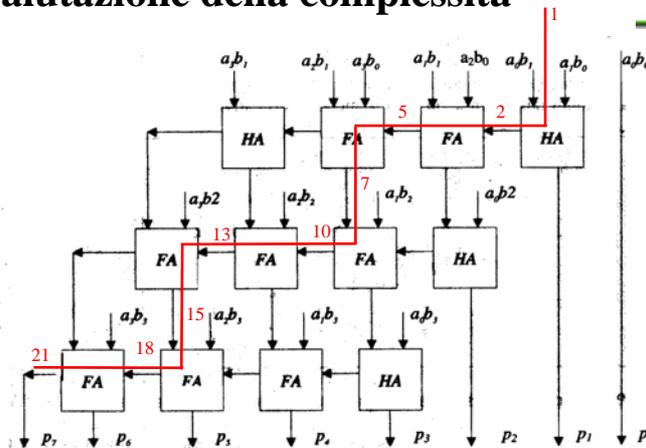
1° riga Altre righe

Numero porte = $(N-2) * 5 + 2*1 + (M-2) * [(N-1) * 5 + 1]$

A.A. 2007-2008

21/23

<http://homes.dsi.unimi.it/~borgnese>



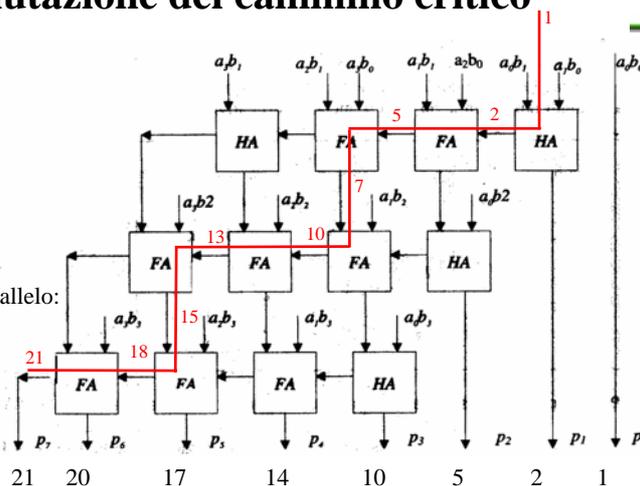
Valutazione del cammino critico



Cammini critici:

Half Adder:
Somma - 1 porta
Riporto - 1 porta
Full Adder:
Somma - 2 porte
Riporto - 3 porte

Gli AND operano in parallelo:
ritardo 1.



Cammino critico: 21

A.A. 2007-2008

22/23

<http://homes.dsi.unimi.it/~borgnese>

Diapositiva 21

b3 prova lalfafdafdakmn adf
borghese; 14/03/2005

Diapositiva 22

b2 prova lalfafdafdakmn adf
borghese; 14/03/2005



Sommario



Addizionatori

Moltiplicatori