



Architetture degli elaboratori e reti Introduzione



Prof. Alberto Borghese
Dipartimento di Scienze dell'Informazione
borgnese@dsi.unimi.it

Università degli Studi di Milano



Architetture I (12cfu)



Docente: Prof. N. Alberto Borghese: borgnese@dsi.unimi.it
Esercitazioni: Dott. Massimo Marchi: marchi@dsi.unimi.it

Orario e aule:

Martedì	Ore 8.30-10.30	Aula V3, Via Venezian 15
Mercoledì	Ore 8.30-10.30	Aula V3, Via Venezian 15
Giovedì	Ore 10.30-12.30	Aula V3, Via Venezian 15
Venerdì	Ore 8.30-10.30	Aula V4, Via Venezian 15

Telefono: (02)503.16325

Orario di ricevimento: mercoledì ore 14.30-15.30.
presso DSI, stanza 104.

Strumento principale di contatto: email!

http://homes.dsi.unimi.it/~borgnese/Teaching/Architetture/_Arch.html



Programma



<http://homes.dsi.unimi.it/~borghese/Teaching/Architetture/Programma.html>

Algebra booleana e funzioni logiche.
Macchine a stati finiti.
CPU (ALU ed Unità di Controllo)
Unità di controllo della CPU e pipeline.
I/O (bus, dischi).
Reti e cluster.
Valutazione delle Prestazioni.



Materiale didattico



See web page

<http://homes.dsi.unimi.it/~borghese/Teaching/Architetture/References.rtf>

Testo di base:

"Computer Organization & Design: The Hardware / Software Interface", D.A. Patterson and J.L. Hennessy, Morgan Kaufmann Publishers, Third Edition, 2005.



Esame



Prova scritta + orale. Appelli ogni 1 / 2 / 3 mesi.

2 compitini in itinere durante l'anno:

Io compitino intorno a fine aprile.

IIo compitino intorno all'inizio di giugno.

I compitini sono consigliati a chi frequenta.

Occorrerà dimostrare di avere capito i concetti presentati nel corso e di sapere scrivere un (piccolo) programma in linguaggio assembly.



Obbiettivo del corso



- Fornire i fondamenti per capire cosa succede dentro ad un elaboratore.
- Quali sono le problematiche e come viene elaborata l'informazione.
- Qual'è il linguaggio del calcolatore (ISA).



Le architetture

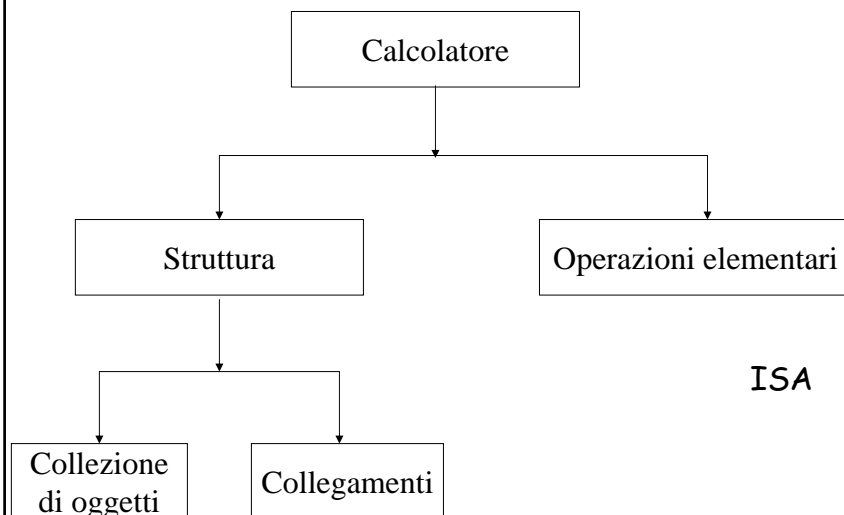


Grande varietà per: prestazioni, dimensioni e costo.

Concetti comuni (architettura di riferimento).



Descrizione di un elaboratore





Architettura di un elaboratore funzione



- Algoritmi (sequenza di istruzioni).
Calcoli (calcolatore).
Operazioni logiche (elaboratore).
- Programma (Ada Lovelace, 1830). *Software*.

Come lo fa? *Hardware*.

Input ==> Elaborazione ==> Output

- Terza rivoluzione della nostra civiltà: la rivoluzione agricola, la rivoluzione industriale e la rivoluzione dell'informatica.

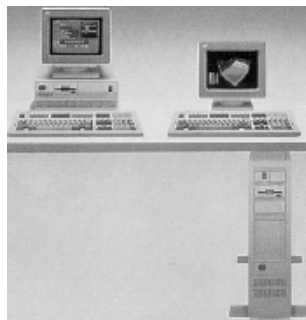


Architettura di riferimento degli elaboratori - struttura



Elabora in modo adeguato un input per produrre l'output.

Memoria (dischi, DRAM, SRAM, CD)
Unità di elaborazione



INPUT / OUTPUT:

- Le unità di *ingresso* (tastiera del terminale video, mouse o altri dispositivi grafici di ingresso, ecc.) permettono al calcolatore di acquisire informazioni dall'ambiente esterno.
- Le unità di *uscita* (monitor grafico del terminale video, stampanti, ecc.) consentono al calcolatore di comunicare i risultati ottenuti dall'elaborazione all'ambiente esterno.



Algebra binaria



Controllo, variabili, operazioni sono tutte codificate utilizzando l'algebra binaria.

I numeri vengono rappresentati in base 2 (con 2 simboli: 0,1).

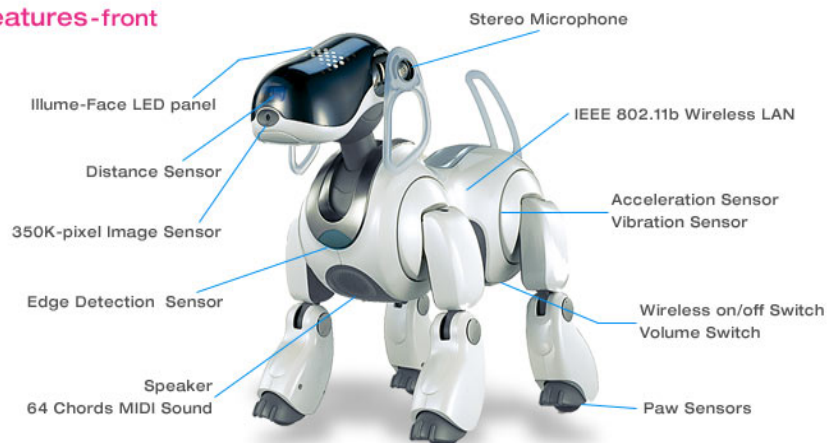


Architettura base del corso - MIPS



AIBO (Sony, 2003) - MIPS 7000.

► Features - front





Architettura MIPS



- Architettura MIPS appartiene alla famiglia delle architetture **RISC (Reduced Instruction Set Computer)** sviluppate dal 1980 in poi
 - ◆ Esempi: Sun Sparc, HP PA-RISC, IBM Power PC, DEC Alpha, Silicon Graphics, AIBO-Sony.
- Principali obiettivi delle architetture RISC:
 - ◆ Semplificare la progettazione dell'hardware e del compilatore
 - ◆ Massimizzare le prestazioni
 - ◆ Minimizzare i costi



Simulatore MIPS



- **SPIM: A MIPS R2000/R3000 Simulator :**
PCSPIM version 6.3
 - <http://www.cs.wisc.edu/~larus/spim.html>
- Oppure da:
- http://homes.dsi.unimi.it/~borghese/Teaching/Architetture/_Arch.html
- Piattaforme:
 - ☞ Unix or Linux system
 - ☞ Microsoft Windows (Windows 95, 98, NT, 2000, XP)
 - ☞ Microsoft DOS



Storia dell'elaboratore



Filo conduttore:

Aumento della velocità di elaborazione

Diminuzione della dimensione dei componenti.

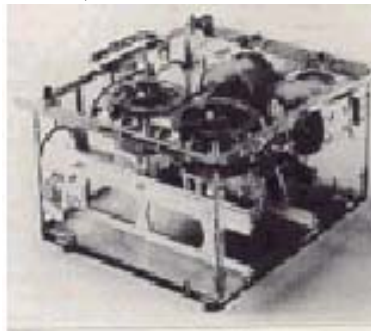
Aumento della capacità e velocità dell'I/O.



Storia dell'elaboratore (i primi passi)



- Abaco, Babilonesi, X secolo a.C.
- B. Pascal (Pascalina, somma e sottrazione).



- G. von Leibnitz (moltiplicazioni e divisioni).



Storia dell'elaboratore (il 1800)



Telaio Jacquard (1801)

- Programma di lavoro su schede
- Macchina dedicata (antesignana delle macchine CAM).



A.A. 2004-2005

17/43

<http://homes.dsi.unimi.it/~borghese>

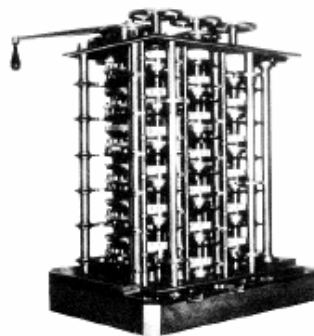


Charles Babbage



Charles Babbage

- Papà del calcolatore moderno.
- “Analytical Engine” i comandi erano a vapore!
- Utilizza il concetto di programma su (su schede) proposto da Ada Lovelace (1830).



A.A. 2004-2005

18/43

<http://homes.dsi.unimi.it/~borghese>



Storia dell'elaboratore (1900-1940)



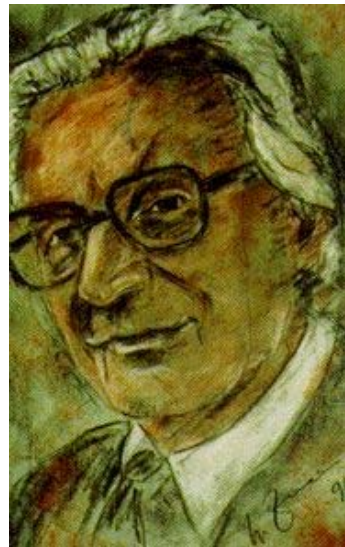
- H. Hollerith: Schede perforate a lettura elettromeccanica (relais).
Meccanismo più semplice di gestione del controllo.
- T.J. Watson rilevò il brevetto e fondò l' IBM (1932).
- Sviluppo di calcolatrici da tavolo meccaniche (diffusione nel commercio).



Il papà non riconosciuto



Konrad Zuse, 1936.



Auto-ritratto del 1994



Storia dell'elaboratore (IIa Guerra mondiale)



- ABC - Atanasoff Berry Computer (University of Iowa).

Ampio utilizzo di elettrovalvole.

A.A. 2004-2005

21/43

<http://homes.dsi.unimi.it/~borghese>



La prima generazione (ENIAC: 1946-1955)

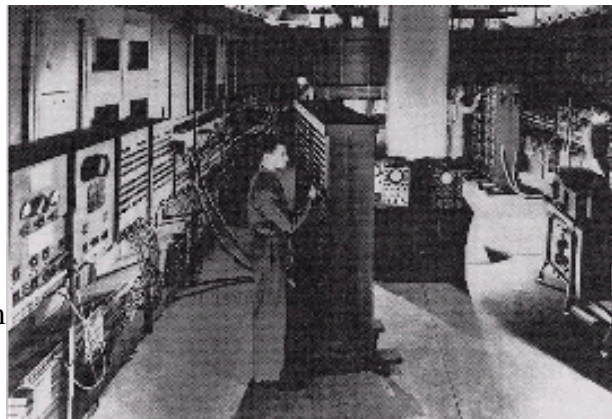


Elettronica (valvole: diodo, triodo). Aumento di prestazioni di 1,000 volte

- ENIAC (Electronic Numerical Integrator And Calculator), University of Pennsylvania.

Caratteristiche:

- 20 registri da 10 cifre.
- 18,000 valvole.
- 70,000 resistenze.
- 10,000 condensatori.
- 6,000 interruttori.
- Dimensioni: 30mx2.5m
- Consumo: 140kW.
- 100 operazioni/s.
- 30 tonnellate.



- Il programma veniva realizzato cambiando manualmente il cablaggio.

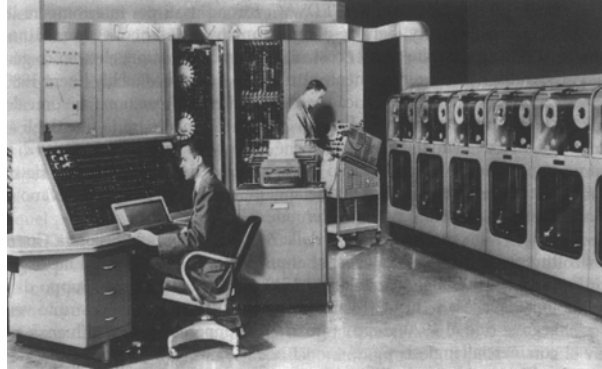


La prima generazione (1945-1951)

- EDVAC, Eckbert, Mauchly, Von Neuman. Moore school, Pennsylvania University. **Programma memorizzato.**

- EDSAC, Eckert, Cambridge, 1949, (=> Mark I, 1948).

- UNIVAC I
(Universal Automatic Computer) I (1951),
Eckbert e Mauchly.
E' il primo calcolatore commercializzato.



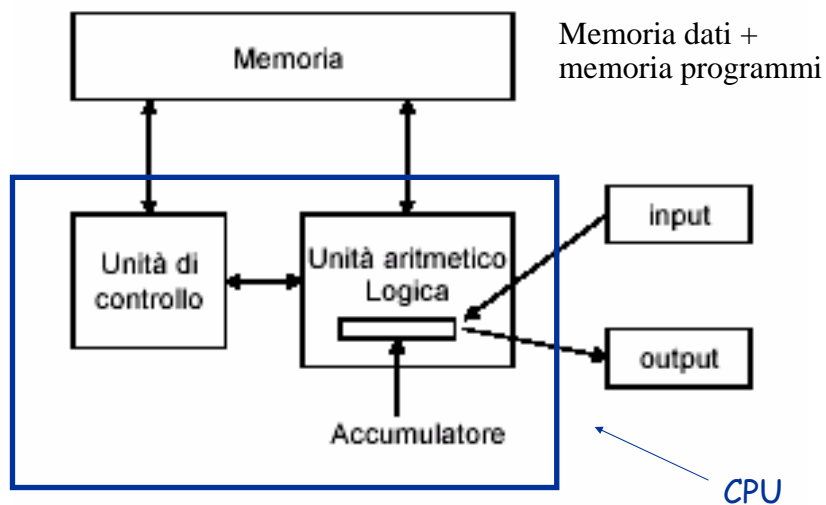
A.A. 2004-2005

23/43

<http://homes.dsi.unimi.it/~borgnese>



La macchina di Von Neuman



A.A. 2004-2005

24/43

<http://homes.dsi.unimi.it/~borgnese>



IBM ed il processing gestionale



- Modello 701 – 1953 per calcolo scientifico.
- Modello 702 – 1955 per applicazioni gestionali.

- IBM704 - Memoria con nuclei di ferrite: 32,000 parole e velocità di commutazione di pochi microsecondi = qualche kHz).

- IBM709 nel 1958 - Introduzione del “canale” di I/O.

- Introduzione del Fortran (Formula Translator).



La seconda generazione (1952- 1963)



- Introduzione dell'elettronica allo stato solido.
- Introduzione delle memorie ferromagnetiche.

- IBM7000 – Transistor.

- IBM709.

- Introduzione del Fortran (Formula Translator).

- CDC 6600 - Primo supercalcolatore. 1962.
- CDC 3600 - Multi-programmazione. 1963.

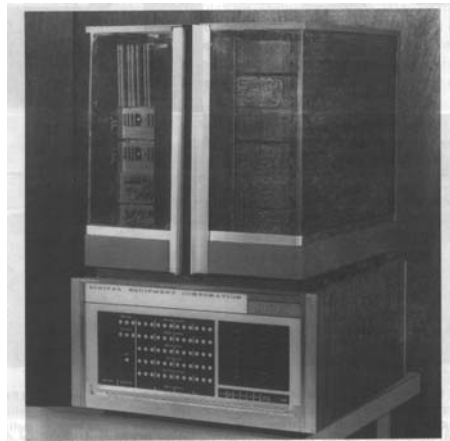
- Digital PDP-1.



La terza generazione (1964-1971)



- Introduzione dei circuiti integrati (LSI).
- IBM360 (1964) - Prima famiglia di calcolatori (architettura di calcolatori). Costo 360,000\$
Registri a 32 bit.
Clock 1-4Mhz.
- IBM 7094 (1962)
Introduzione del “canale” di I/O
- Digital PDP-8 (1965) - Il primo minicalcolatore.
Costo < 20,000\$.



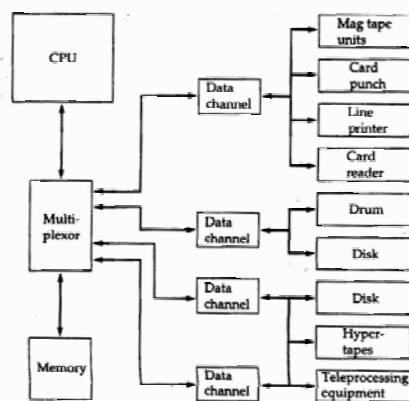
• PDP-11 (1970).

27/43

<http://homes.dsi.unimi.it/~borghese>

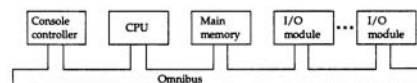


La comunicazione tra i componenti



Switch centralizzato (multiplexer)

Architettura a nodo comune (a bus)



A.A. 2004-2005

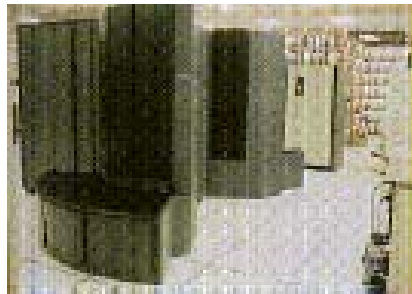
28/4:



La quarta generazione (1971-1977)



- Cray I (1976) - Primo supercalcolatore. Vettoriale.



A.A. 2004-2005

29/43

<http://homes.dsi.unimi.it/~borghese>



La quarta generazione (1971-1977)



- Introduzione del microprocessore (VLSI). Memorie a semiconduttori.
- Intel 4004 (1971) - 2,300 transistor. Sommatore a 4 bit. 16 registri a 4 bit + RAM + ROM -> Sistema MCS-4.
- Intel 8080 (1974) - 8bit su chip.

Xerox research laboratories & Steve Job

Primo Personal Computer:
MacIntosh II di Apple
Computer (1977). Sistema
operativo a finestre.
Processore Motorola.
Costo medio 2,000\$.



A.A. 2004-2005

30/43

<http://homes.dsi.unimi.it/~borghese>



La quarta generazione (1971-1977)



- Il primo PC (1981) IBM
Sistema operativo DOS (Microsoft di Bill Gates).
Processore Intel 8086.
Coproprocessore Matematico Intel 8087.

La quinta generazione (1977-....)

- PC come Workstation
Potenziamento della grafica. Coprocessore grafico (acceleratori).
Multi-processori.
Introduzione di gerarchie di calcolo.
Processori RISC (Reduced Instruction Set Code).
MMU (Unità intelligenti per la gestione della memoria).
Pipe-line spinte (più di 1 istruzione per ogni ciclo di clock).



La sesta generazione (il futuro)



- PC + telefono Calcolatori ottici.
- Wearable PC Calcolatori chimici.

- Co-processor on-board, specializzati per:
ricerca in data-base.
trattamento grafica (linguaggio grafico nVidia).
trattamento video.

- Macchine parallele (Play Station III utilizza il concetto di cellule di elaborazione).

- Macchine intelligenti e sensibili.

- Sistemi multimediali.



Classificazione dei computer



- Mainframe.
Grandi dimensioni e potenza.
Multi-utenti.
Server.
- Supercomputer
 - Mainframe specializzati nel calcolo (vettoriale o parallelo).
- Mini.Computer
Piccoli mainframe.
- Microcomputer
 - PC - elaborazione personale.

A.A. 2004-2005

33/43

<http://homes.dsi.unimi.it/~borghese>



Confronti



Year	Name	Size (cu. ft.)	Power (watts)	Performance (adds/sec)	Memory (KB)	Price	Price-performance vs. UNIVAC	Adjusted price (2003 \$)	Adjusted price-performance vs. UNIVAC
1951	UNIVAC I	1,000	125,000	2,000	48	\$1,000,000	1	\$6,107,600	1
1964	IBM S/360 model 50	60	10,000	500,000	64	\$1,000,000	263	\$4,792,300	318
1965	PDP-8	8	500	390,000	4	\$16,000	10,865	\$75,390	13,135
1976	Cray-1	58	60,000	166,000,000	32,000	\$4,000,000	21,842	\$10,756,800	51,604
1981	IBM PC	1	150	240,000	256	\$3,000	42,105	\$5,461	154,673
1991	HP 9000/ model 750	2	500	50,000,000	16,384	\$7,400	3,556,188	\$9,401	16,122,356
1996	Intel PPro PC (200 MHz)	2	500	400,000,000	16,384	\$4,400	47,846,890	\$4,945	239,078,908
2003	Intel Pentium 4 PC (3.0 GHz)	2	500	6,000,000,000	262,144	\$1,600	1,875,000,000	\$1,600	11,452,000,000

In circa 18 mesi raddoppiano le prestazioni ed il numero di transistor e raddoppiano le capacità delle memorie (DRAM). La velocità di accesso alla memoria cresce molto più lentamente.

A.A. 2004-2005

34/43

<http://homes.dsi.unimi.it/~borghese>



Alcuni problemi



La velocità delle memorie non cresce con la velocità del processore.

Memorie gerarchiche – cache.

Aumento della parola di memoria.

high-speed bus (gerarchie di bus).

Tecniche di velocizzazione dell'elaborazione.

Predizione dei salti.

Scheduling ottimale delle istruzioni (analisi dei segmenti di codice).

Esecuzione speculativa.

Tecniche di I/O.

UDP.

Trasferimento in streaming (DMA).

A.A. 2004-2005

35/43

<http://homes.dsi.unimi.it/~borghese>



Evoluzione Intel - 1971-1979



	4004	8008	8080	8086	8088
Introduced	15 nov 71	1 Apr 72	1 Apr 74	8 Jun 76	6 Jan 79
Clock speed	108KHz	108KHz	2Mhz	5-10Mhz	5,8Mhz
Bus width	4 bit	8 bit	8 bit	16 bit	8 bit
Number of Transistors	2,300	3,500	6,000	29,000	29,000
Addressable Memory	640byte	16KByte	64 KByte	1MByte	1MByte
Virtual Memory	-	-	-	-	-
Observations	-	-	Altair. Ordini massicci.	-	Primo Personal Computer (Intel)

A.A. 2004-2005

36/43

<http://homes.dsi.unimi.it/~borghese>



Evoluzione Intel - 1980-1989



	80286	80386TM DX	80386TM SX	80486TN DX
Introduced	1 feb 82	17 Oct 85	16 Jun 88	10 Apr 89
Clock speed	6-12.5MHz	16-33MHz	16-33Mhz	25-50Mhz
Bus width	16 bit	32 bit	16 bit	32 bit
Number of Transistors	134,000	275,000	275,000	1,200,000
Addressable Memory	16Mbyte	4GByte	4GByte	4GByte
Virtual Memory	1GByte	64TByte	64TByte	64TByte
Observations	15 milioni di PC in 6 anni.	Multi-tasking	64TByte	Co-processore nella CPU.

A.A. 2004-2005

37/43

<http://homes.dsi.unimi.it/~borghese>



Evoluzione Intel - 1990-1999



	80486TM SX	Pentium	Pentium Pro	Pentium II
Introduced	22 Apr 91	22 Mar 93	1 Nov 95	7 May 97
Clock speed	6-133MHz	60-166MHz	150-200Mhz	200-300Mhz
Bus width	32 bit	32 bit	64 bit	64 bit
Number of Transistors	1,185,000	3,100,000	5,500,000	7,500,000
Addressable Memory	4Gbyte	4GByte	64GByte	64GByte
Virtual Memory	64TByte	64TByte	64TByte	64TByte
Observations		Pipelining spinto	2 livelli di cache	MMX: memorie ad alta velocità

A.A. 2004-2005

38/43

<http://homes.dsi.unimi.it/~borghese>



Evoluzione Intel - 2000-2001



	Pentium III	Pentium IV	Pentium III Xeon
Introduced	26 Feb 99	Nov 2000	2001
Clock speed	450-660MHz	1.3-1.8Ghz	2-3.2Ghz
Bus width	64 bit	64 bit	64 bit
Number of Transistors	9,500,000	42,000,000	na
Addressable Memory	64Gbyte	64GByte	64GByte
Virtual Memory	64TByte	64TByte	64TByte
Observations	SIMD	2 livelli di cache	Architettura di bus: NetBurst

A.A. 2004-2005

39/43

<http://homes.dsi.unimi.it/~borgnese>



Evoluzione Intel - 2002-



	Itanium	Itanium 2	Pentium M
Introduced	2002	2002	2003
Clock speed	800MHz	1.3-1.5GHz	1.3-1.7Ghz
Bus width	64 bit		64 bit
Number of Transistors	na		42,000,000
Addressable Memory	16Gbyte		64GByte
Virtual Memory	64TByte		64TByte
Observations	EPIC - 64 bit	6.4GByte/s su Bus di sistema	Centrino Architecture Very low power

http://www.intel.com/intel/intelis/museum/exhibits/hist_micro/hof/index.htm

A.A. 2004-2005

40/43

<http://homes.dsi.unimi.it/~borgnese>



Dal primo calcolatore ad oggi



- ~1940: primi computer
- tecnologia: tubi a vuoto (18.000)
- dimensioni: una stanza, 30x2 metri...
- velocità: ~100 addizioni al secondo
- memoria: 20 registri capaci di contenere numeri a 10 cifre

- 2004: Personal PC
- tecnologia: transistor e VLSI
- dimensioni: il mio notebook
- velocità: 4.000.000.000 addizioni al secondo su 64 bit.
- frequenza di clock maggiore di 4 GHz (per 32 bit)
- memoria: 256 MB - 4 GB
- dischi: > 60Gbyte.

A.A. 2004-2005

41/43

<http://homes.dsi.unimi.it/~borgnese>



Il PC oggi



Su un PC oggi, vengono eseguite come applicazioni standard:

- Image processing.
- Speech recognition.
- Videoconferencing.
- Multimedia authoring.
- Voice and video annotations on file.
- Simulation.
- Modeling.

A.A. 2004-2005

42/43

<http://homes.dsi.unimi.it/~borgnese>



I fondamenti dell'architettura



- Collezione di oggetti.
- Funzione e struttura di ciascun oggetto.
- Architetture complesse possono essere ricondotte all'Architettura di Von Neuman.
- Il fondamento del funzionamento delle Architetture è l'algebra binaria o Booleana.