

Cognome e nome dello studente:

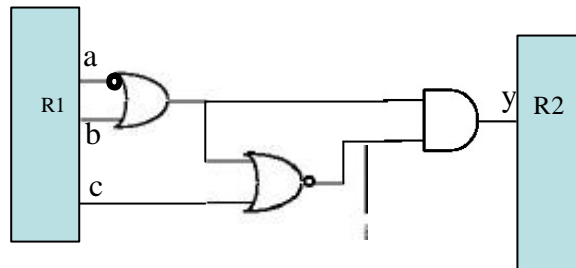
Matricola:

Anno di corso e turno:

A.A. 2003-2004 – Prima prova in itinere – 20 Aprile 2004

NB Il voto è ottenuto come somma dei punti. Per avere la sufficienza occorre avere svolto correttamente gli esercizi 3, 6 e 9.

- Definire alcuni dei passi storici più significativi nello sviluppo delle architetture degli elaboratori. [1].
- Data un'architettura, definire il ciclo di esecuzione di un'istruzione. Cosa si intende per architettura CISC e RISC? Può un'architettura CISC avere istruzioni della stessa lunghezza? [1]
- Dato il circuito in figura, ricavare la funzione implementata: $y = f(a, b, c)$. Sintetizzare y come SOP e calcolare il cammino critico [1 + 2 + 1]



Supponendo R1 ed R2 due registri sincronizzati con un clock T, di quali parametri occorre tenere conto per definire il periodo del clock? [2].
Cosa si intende per porta logica? [1]

4. Operazione con i numeri binari [2 + 2].

Sviluppare in forma binaria il prodotto $14 \times 21 = ??$. Disegnare il circuito HW che implementa la moltiplicazione.

5. ALU [6].

- Disegnare lo schema ad alto livello di una ALU a 32 bit, mettendo in evidenza le linee di ingresso ed uscita [1].
- Disegnare la circuiteria interna della ALU per:
 - un bit intermedio [1].
 - il bit più significativo [2].
 - il bit meno significativo [2].

Supponendo che la ALU consenta le operazioni: somma, sottrazione, maggiore di, and e or.

6. Macchina a Stati Finiti [6]

- Sintetizzare una macchina a stati finiti sincrona che operi nel modo seguente:

- Accetta in ingresso un bit.
- Fornisce in uscita 1, solamente quando ha contato 2 uni consecutivi.
- Lo stato iniziale è stringa vuota.

7. Disegnare il circuito della somma floating point. Algoritmo di somma floating point. [2 + 2].

8. Tradurre in linguaggio Assembly la seguente procedura ricorsiva [5]:

$kk = \text{proc}(n)$ dove $\text{proc}(n) = (n+1) * \text{proc}(n-1)$ e $\text{proc}(1) = 1$.

9. Tradurre in assembly e poi in linguaggio macchina il seguente costrutto C [2 + 3]:

```
for (i=0; i<n; i++)
{
    s1 = s2 + s3;
    s4 = 218
}
```

Utilizzare i registri \$s che iniziano dall'indirizzo 17 del register file. Il codice operativo di alcune istruzioni è: beq: 0x4, bne 0x5, add 0x0 (funct 0x20), sub 0x0 (funct 0x22), lui 0xF, j 0x2.

10. Disegnare la porta di lettura / scrittura del register file e spiegare perchè si può leggere / scrivere nel register file all'interno dello stesso ciclo di clock [2 + 3].

11. Disegnare la struttura di un bistabile di tipo DT [2] e disegnare la temporizzazione [2].

12. Dato che esiste una compatibilità all'interno della famiglia dei processori INTEL, è corretto affermare che hanno la stessa ISA e perchè [2].