

Esercizi sulla Memoria

1. Come è organizzata una RAM? Esempio di circuito di lettura / scrittura di una RAM [2+3].
2. Ruolo della cache. Perché è necessaria una cache? [2]
3. Hit rate, Miss rate, Miss penalty: cosa sono? [1]
4. Come si può minimizzare lo Hit time? [1]
5. Come si può minimizzare il Miss rate? [2].
6. Come si può minimizzare la Miss penalty? [3].
7. Cos'è una cache associativa ad n-vie? Descrizione della lettura di un dato da cache associativa ad n-vie. [4].
8. Disegnare lo stato una cache a 2- vie, costituita da 8 insiemi, quando vengono eseguite le seguenti istruzioni:
lw \$t0, 0(\$zero)
lw \$t0, 32(\$zero)
lw \$t0, 12(\$zero)
lw \$t0, 16(\$zero)
lw \$t0, 0(\$zero)
lw \$t0, 1(\$zero)
lw \$t0, 80(\$zero)
considerando che la dimensione del blocco della cache è di 2 parole, che la RAM ha una dimensione di 1Mbyte e che la parola è costituita da 4 byte. Segnare se alle istruzioni corrisponde una Miss o una Hit.
Che dimensione ha la cache (in byte?). Quante parole posso memorizzare in ogni insieme? [6 + 2].
9. Disegnare lo stato di una cache completamente associativa di 4 parole, per l'esempio del caso dell'esercizio 8.
10. Disegnare lo stato di una cache a mappatura diretta, di 4 blocchi, ciascuno costituito da 2 parole, per il frammento di codice dell'esempio 8.