



Cognome e nome dello studente:
 Matricola:

Anno di corso:

A.A. 2001-2002 – Prova d’esame del 17 giugno 2002

ESERCIZIO 1 (6+2 punti)

Si traducano in linguaggio macchina in formato binario ed in linguaggio ad alto livello (usando le strutture di controllo appropriate), le seguenti istruzioni assembly:

Istruzione

L1:	lui \$s1, 8	24:
	ori \$s1, \$s1, 16	28
	add \$s3, \$s1, \$s2	32
	beq \$s3, \$zero, L1	36
	lw \$t0, 4(\$s3)	40
	add \$t0, \$t0, \$t0	44
	sw \$t0, 4(\$s3)	48
	bne \$t0, \$zero, L2	52
	j L3	56
	
L2:	j L3	64:
	
L3:	jr \$s1	108:

Facendo riferimento a: **lui** 0xf 0 rt imm, **ori** 0xd rs rt imm, **add** 0x0 rs rt rd 0x0 0x20, **lw** 0x23 rs rt offset, **sw** 0x26 rs rt offset, **bne** 0x5 rs rt offset, **beq** 0x4 rs rt offset, **j** 0x2 label, **jr** 0x0 rs 0x000008.

E ricordando che nel processore MIPS i registri: \$zero, \$at, \$s0, \$s1, \$s2, \$s3, \$s4, \$t0, \$t1 corrispondono rispettivamente ai registri \$0, \$1, \$16, \$17, \$18, \$19, \$20, \$8, \$9.

Supponete che l’indirizzo di base di un vettore (*vett*) coincida con \$s3.

ESERCIZIO 2 (14 punti)

Si scriva in linguaggio assembly del processore MIPS una **procedura** che calcola la somma di due numeri interi **positivi** a e b ricorsivamente come:

sum(a, b) = 1 + a*sum(a, b-1) se a,b>0
 sum(a, b) = a se a>0, b=0
 sum(a, b) = b se a=0, b>0

Si assuma che i parametri di ingresso siano nei registri \$a0, \$a1, Ordinatamente e che il valore calcolato sia restituito in \$v0. Salvare in stack solamente le informazioni **strettamente necessarie** al corretto funzionamento.

ESERCIZIO 3 (3 punti)

Si scrivano il linguaggio assembly delle istruzioni necessarie al caricamento nel registro \$s1 della seguente costante: 0011 0110 0001 0001 1000 1111 1000 0011.

ESERCIZIO 4 (4+2 punti)

Gerarchie di memoria. La MISS_PENALTY è di 6 cicli di clock, mentre tutte le istruzioni impiegano 8.5 cicli di clock se si ignorano i MISS (stalli della memoria). Ipotizzando un MISS_RATE dell’11% e che vi siano in media 2 riferimenti alla memoria per ogni istruzione, determinare a) Qual è l’impatto sulle prestazioni quando viene inserita la cache reale rispetto ad una cache ideale? b) Qual è l’impatto sulle prestazioni tra il caso di cache reale e senza inserimento della cache?

DOMANDA A (1 punto)

Quali passi deve fare un processore per un’operazione di I/O a controllo di programma non in modalità polling? In che caso risulta efficiente?

DOMANDA B (1 punto)

Che cosa rappresenta un’ISA? Data un’ISA, è univocamente determinata la corrispondente architettura HW del processore?