



Cognome, nome:

Matricola:

Compito A

1. [2] Si completi la seguente tabella, supponendo di stare utilizzando la notazione in complemento a due.

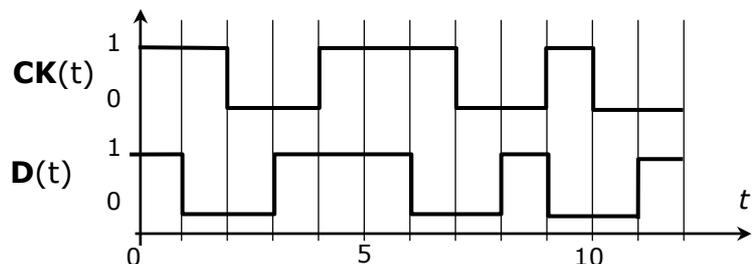
Numero decimale	Binario	Esadecimale
		0xFDBF

2. [2] Rappresentare il numero decimale: $\frac{1}{1024}$ secondo lo standard IEEE-754, singola precisione, esprimendolo in formato esadecimale.

3. [4] Si dimostri, con passaggi algebrici, la verità dell'espressione logica: $(a + b)\bar{a}\bar{b} = 0$.
Si scriva inoltre la sua espressione duale.

4. [5] Si spieghi come viene calcolato il segnale di overflow (per somma e sottrazione) di una ALU e si disegni la struttura circuitale del rivelatore di overflow, mostrando come è collegata ad una ALU a 32 bit.

5. [4] Si disegni la struttura circuitale di un latch tipo D e se ne descriva il funzionamento.
Si disegni poi l'andamento dell'uscita $Q(t)$ corrispondente agli ingressi riportati in figura (si trascurino i ritardi di porta).



6. [6] Si progetti un circuito caratterizzato da 4 bit di ingresso ($a_3 a_2 a_1 a_0$) che rappresentano un numero N , intero con segno (in complemento a 2), e da un'uscita Y che vale '1' se e solo se: $2 \leq |N| \leq 5$.

- Determinare la tabella di verità della funzione logica di uscita;
- scrivere la funzione nella forma canonica più adatta;
- semplificarla mediante mappa di Karnaugh;
- semplificarla ulteriormente, se possibile, mediante passaggi algebrici;
- disegnare lo schema circuitale corrispondente.

7. [9] Si sintetizzi una macchina a stati finiti (di Moore) caratterizzata da una linea d'ingresso I che viene osservata ogni millisecondo, e da una linea di uscita Y .

La macchina funziona nel seguente modo: ogni volta che sull'ingresso I si presenta un fronte di salita, sull'uscita Y si porta a '1' per 1 msec, poi a '0' per un altro msec, quindi di nuovo a '1' per un msec, e infine torna a '0'. Durante questi 3 millisecondi, la macchina è insensibile ad eventuali ulteriori fronti di salita.

Si considerino inizialmente sia l'ingresso che l'uscita a '0'.

Si determinino STG, STT, STT codificata e struttura circuitale del sistema completo, non trascurando il clock ed avendo cura di semplificare il più possibile le funzioni prima di tradurle in circuito.