

Cognome e nome dello studente:

Matricola:

1. [3] Disegnare un register file a 2 registri a 4 bit con la sua porta di lettura e di scrittura. Dimensionare tutti i componenti. Gli elementi di memoria possono essere costituiti da flip-flop o latch? Spiegare la differenza.
2. [4] Convertire 212,5 in binario e salvarlo in formato IEEE754. Qual'è la proprietà caratteristica della codifica binaria intera? Qual'è la proprietà della codifica floating point IEEE e quella della codifica fixed point? Cosa si intende per numeri denormalizzati?
4. [4] Progettare un sommatore a propagazione di riporto ed un sommatore ad anticipatore di riporto per numeri su 3 bit. Calcolare cammino critico e complessità dei due circuiti e trarre delle conclusioni.
5. [10] Progettare e realizzare il controllore di un distributore di bibite. Progettare il controllore come macchina di Huffman, in grado di accettare monete da 10c e da 20c e di erogare un cappuccio o una cioccolata, a seconda del tasto premuto dall'utente, quando sono stati inseriti almeno 40c. Se sono stati inseriti più di 40c la macchina trattiene il resto. Scrivere la prima e la seconda forma canonica di uno a piacere dei bit della funzione stato prossimo. E' possibile implementare la funzione stato prossimo mediante una PLA con 10 porte AND? E con una ROM? Disegnare la ROM che implementa la funzione stato prossimo.
6. [6] Progettare e disegnare una memoria cache a due vie di 1Kbyte per banco. Si supponga che ciascun banco abbia un'ampiezza di 8 parole. Si supponga un'architettura INTEL degli anni 80 a 16 bit. Dimensionare correttamente tutti i campi. Identificare dove viene cercato il dato associato alla seguente istruzione di lettura: `lw $t0, 2116($zero)` (lettura della parola che inizia all'indirizzo 2116 della memoria principale).
7. [8] Cosa si intende per hit e miss e come vengono gestiti? Cosa si intende per gerarchia di memoria? Quali sono i principi in base ai quali viene progettata la cache primaria e secondaria? Cosa si intende per coerenza di una memoria? A quale tipo di memoria si applica? Quali sono i meccanismi messi in atto per garantire la coerenza della memoria sia sulle architetture a singolo processore che sulle architetture a più processori? Qual'è la differenza nei meccanismi di gestione? Cosa si intende per consistenza? Che differenza esiste tra una memoria SRAM e una memoria DRAM. Cosa si intende per refresh di una memoria? A quali memorie si applica e perchè? Cosa si intende per interleaving e a cosa serve? A quali tipi di memoria si applica? Cosa si intende per lettura in modalità "burst" dalla memoria e a cosa serve? A quali memorie si applica? Cosa si intende per firmware, hardware e software?