

## Architettura degli Elaboratori I Laurea triennale in Informatica I prova in itinere – 21 novembre 2013

Compito A

Nome:	Firma:

- **1.** [2] Si converta il numero decimale **121** nella base  $\mathbf{B} = \{ \uparrow, \odot, \Box, \bullet, \lor \}$ .
- **2.** [1] Si scrivano, in binario e in decimale, i valori minimo e massimo rappresentabili con 6 bit utilizzando la codifica dei numeri interi in complemento a due.
- **3.** [2] Si rappresenti il valore  $2^{-132}$  secondo lo standard IEEE-754 in singola precisione, esprimendolo in formato esadecimale.
- **4.** [3] Si dimostri, con passaggi algebrici, che:  $a(b \oplus c) + bc = ab + bc + ac$ .
- **5.** [5] Si disegni lo schema di un circuito che calcola la <u>differenza</u> tra due numeri binari con segno, di 4 bit ciascuno; si calcoli il cammino critico, evidenziandolo sullo schema circuitale. È possibile che il circuito vada in overflow? Se sì, in quale caso, ad esempio?
- **6.** [6] Si disegni lo schema circuitale interno di un flip-flop tipo D. Si assuma ora di collegare l'uscita "Q negato" all'ingresso D e di portare all'ingresso T un segnale di clock di frequenza  $f_C = 1$  Hz. Supponendo che inizialmente Q=0, si tracci l'andamento nel tempo dell'uscita Q(t), motivando il risultato ottenuto.
- **7.** [5] Si progetti un circuito caratterizzato da due coppie di bit  $(a_1 a_0 e b_1 b_0)$ , che rappresentano rispettivamente due numeri A e B interi senza segno, e da un'uscita Y che vale '1' se e solo se  $A \ge B$ .

Determinare la tabella di verità della funzione logica di uscita;

- a) scrivere la funzione nella forma canonica più adatta;
- b) semplificarla mediante mappa di Karnaugh;
- c) semplificarla ulteriormente, se possibile, mediante passaggi algebrici;
- d) disegnare lo schema circuitale corrispondente.
- **8.** [8] Si sintetizzi una macchina a stati finiti (di Moore) caratterizzata da una linea d'ingresso I che viene osservata ogni secondo, e da una linea di uscita Y. La macchina funziona così: ogni volta che all'ingresso si presenta la sequenza

"000" l'uscita Y va a 1, mentre quando di presenta la sequenza "101", Y va a 0. Si consideri inizialmente I=0 e Y=0.

Si determinino STG, STT, STT codificata e struttura circuitale del sistema completo, non trascurando il clock ed avendo cura di semplificare il più possibile le funzioni prima di tradurle in circuito.