

1. [3] Sintetizzare la funzione logica $Y = A \oplus BC$ sia nella prima che nella seconda forma canonica. Dimostrare che le due forme canoniche sono equivalenti, trasformando la prima forma canonica nella seconda.

2. [5] Tradurre in linguaggio Assembly MIPS la seguente funzione, evitando di utilizzare pseudo-istruzioni:

```
int LaMiaFunz( int n ) // n è un intero positivo
{
    if( n < 4 )
        return( n*n );
    else
        return( n/2 );
}
```

3. [7] Data l'architettura in figura, scrivere il contenuto dei registri di pipeline (l'uscita dei registri) quando l'istruzione **beq** si trova in fase di esecuzione:

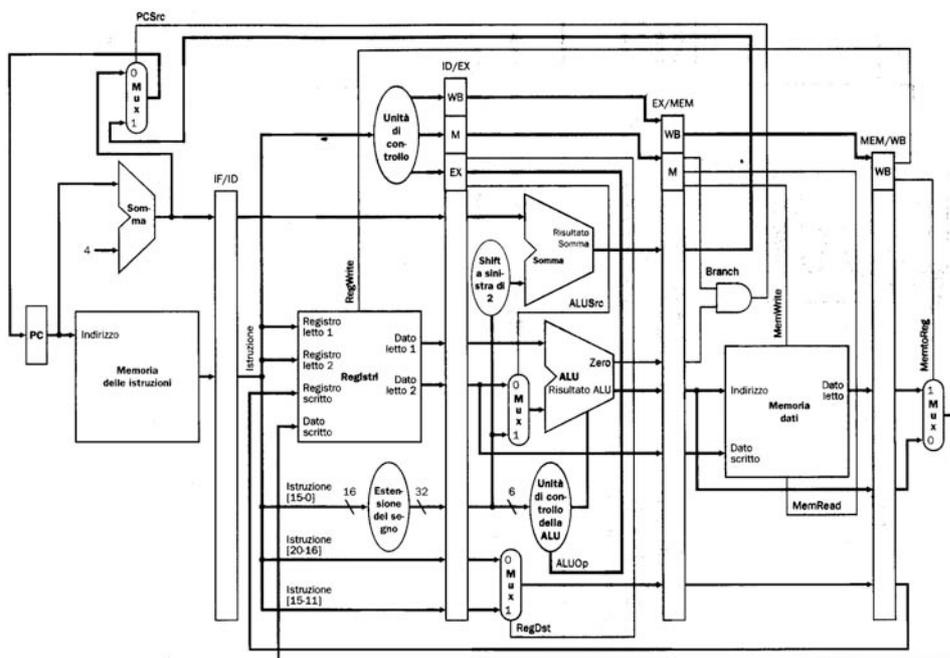
0x100:

```
sw $s0, 0($s5)
addi $s5, $s5, 12
sw $s0, 0($s5)
addi $t0, $t0, -1
beq $t0, $0, -12
lw $s0, 0($s5)
add $s6, $s6, $s6
```

Ci sono hazard? Quali?

Opcodes:

```
sw:44, lw:36, addi:8,
beq:4, add (funct):32
```



4. [7] Progettare una macchina a stati finiti (di Moore) che realizza una sistema di accesso a combinazione segreta: soltanto dopo aver premuto in sequenza i tasti: "0,4,0,1", l'uscita, che comanda l'apertura della porta, va a livello logico 1; dopodichè la pressione di un qualunque tasto riporta la macchina nello stato iniziale. (suggerimento: si consideri una sola linea d'ingresso per tutti i tasti diversi da "0", "1" e "4") Determinare STG, STT, STT codificata e la struttura circuitale completa della macchina.

5. [6] Si progetti e si disegni lo schema dettagliato (esplicitando le dimensioni di tutti i campi) di una memoria cache a mappatura diretta, associata ad un processore con bus dati di 16 bit e bus indirizzi di 24 bit. La capacità totale della cache sia di 64 kbyte e la dimensione del blocco di 32 parole. Si calcoli inoltre il valore dei campi di indirizzamento relativi all'indirizzo: **0xA1B2C3**.

6. [3] Elencare e descrivere la sequenza di operazioni (rappresentandola eventualmente con un diagramma di flusso) che vengono compiute dai diversi componenti dell'architettura per effettuare un trasferimento da periferica a memoria in modalità DMA.

7. [3] Una CPU viene dotata di una nuova ALU, mediante la quale le operazioni logico-aritmetiche richiedono un quinto del tempo prima necessario. Calcolare:

- di quanto si velocizza il sistema, quando esegue programmi composti per metà da operazioni logico-aritmetiche;
- quanto deve essere la percentuale di tempo dedicata ad operazioni logico-aritmetiche, per la quale la velocità globale del sistema risulta raddoppiata.