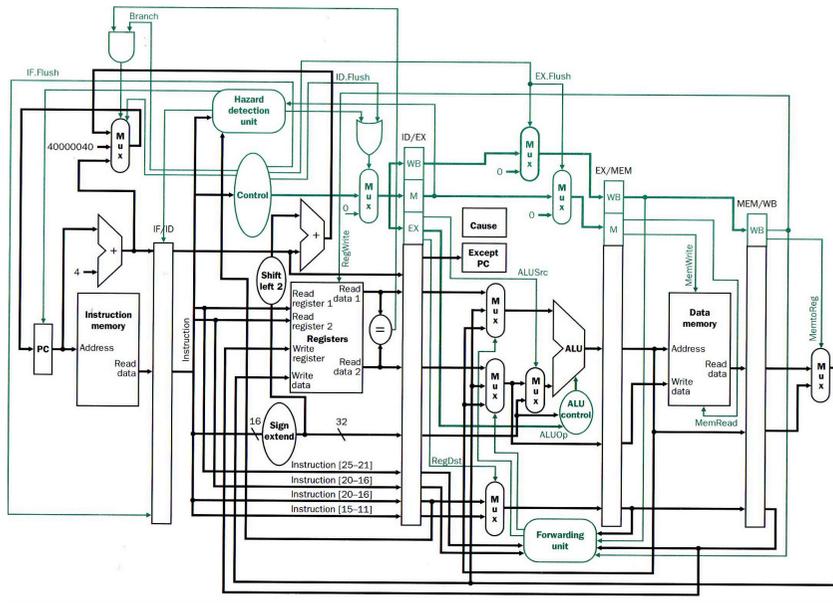




1. [6] Si supponga che, nella CPU in figura, la *forwarding unit*, a causa di un guasto, non effettui più propagazioni (tutte le uscite rimangono a '0').
- a) Si modifichi il codice a lato in modo che venga eseguito comunque dalla CPU guasta senza errori (si assuma che **bne** non salta).
- b) Si tracci il diagramma temporale dell'esecuzione in pipeline del codice corretto e si calcoli il numero di cicli di clock necessari per eseguirlo.

```
lw $6, 0($5)
add $6, $6, $6
sw $7, 0($5)
bne $6, $7, +12
```



2. [5] Un processore caratterizzato da uno spazio di memoria indirizzabile di 64 MByte e un bus dati di 8 bit viene dotato di una memoria cache a 4 vie di capacità totale di 1 MByte e con linee di 16 parole.
- a) Disegnare lo schema circuitale dettagliato di tale memoria;
- b) calcolare il numero totale di bit contenuto nella cache;
- c) determinare il valore dei vari campi relativi all'indirizzo di memoria principale: **0x123ABCD**.

3. [5] In un elaboratore con architettura a 64 bit e frequenza di clock 2 GHz, una periferica trasferisce, mediante DMA, blocchi di 40000 B per volta in modo sincrono sul bus (1 parola/ciclo di clock) al ritmo di 3×10^6 B/s. Supponendo che siano necessari 500 cicli di clock per l'inizializzazione e altri 500 per la terminazione di ogni blocco DMA, calcolare:
- a) quanto dura un singolo trasferimento DMA;
- b) la percentuale di tempo di CPU necessaria al trasferimento.
- b) la percentuale di tempo di CPU dedicata al trasferimento dati dalla stessa periferica alla stessa velocità, se si utilizzassero chiamate di interrupt anziché il DMA, supponendo che ogni chiamata di interrupt richieda 500 cicli di clock e trasferisca 2 parole alla volta.
4. [5] Si consideri un elaboratore che dispone di una memoria fisica di 256 MB e gestisce uno spazio di memoria virtuale di 4 GB. La dimensione delle pagine sia di 4 kB e l'ampiezza di parola di 16 bit. Supponendo che il registro PTR contenga la parola: **0x6543210**, calcolare:
- a) la dimensione della Page Table (supponendo che ogni linea di Page Table occupi una parola di memoria);
- b) l'indirizzo (in esadecimale) a cui si trova la parola della Page Table che contiene l'indirizzo fisico dell'indirizzo virtuale: **0x12345678**.
5. [4] Disegnare la struttura circuitale di una cella di memoria RAM statica a 6 MOS e spiegare come avviene la scrittura di un "1" nella cella. Rappresentare inoltre l'architettura generale di una tale RAM di 8Mx8 bit.
6. [5] Scrivere in linguaggio Assembly MIPS nativo un programma che alloca dinamicamente un array di N interi (N è richiesto all'utente da tastiera) e lo inizializza con il valore opposto dell'indice (cioè: **A[i] = -i**).

System calls

	codice (\$v0)	argomenti	risultato
print int	1	\$a0	
print float	2	\$f12	
print double	3	\$f12	
print string	4	\$a0	
read int	5		\$v0
read float	6		\$f0
read double	7		\$f0
read string	8	\$a0, \$a1	
sbrk	9	\$a0	\$v0
exit	10		

Registri MIPS

0	zero	24-25	t8-t9
1	at	26-27	k0-k1
2-3	v0-v1	28	Gp
4-7	a0-a3	29	Sp
8-15	t0-t7	30	s8
16-23	s0-s7	31	Ra