



Cognome, nome:

Matricola:

1. [4] Disegnare lo schema circuitale di una cella di memoria dinamica e descrivere il meccanismo di lettura e quello di scrittura di un bit.
2. [4] Spiegare perché risulta problematica la gestione della memoria cache in architetture multi-processore; descrivere quindi le soluzioni più comunemente adottate, relativamente alle cache, in tali sistemi.
3. [8] Un processore caratterizzato da un bus indirizzi di 28 bit e da un bus dati di 16 bit viene dotato di una memoria cache a mappatura diretta, di capacità totale $C = 2$ MByte e con linee di 64 parole. a) Dimensionare la cache, determinando le dimensioni di tutti i campi; b) disegnare lo schema circuitale dettagliato di tale memoria; c) calcolare la posizione nella cache in cui viene memorizzato il byte di memoria situato all'indirizzo: $A = 0xA1C2E3$, determinando i valori di: *byte offset*, *word offset*, *index* e *tag* (esprimendoli in binario).
4. [6] Si vogliono incrementare le prestazioni di un calcolatore sostituendo il processore con uno dotato di una FPU in grado di fare calcoli in virgola mobile alla velocità di 640 MFLOPS, mentre la precedente soluzione raggiungeva 40 MFLOPS.
Un programma di calcolo scientifico che esegue operazioni in virgola mobile per l'80% del tempo, richiedeva 4 ore di calcolo; quanto impiegherà con il nuovo processore?
Un altro programma di calcolo passa da un tempo di calcolo di 3 ore con il precedente processore a 15 minuti con quello nuovo. Qual è la percentuale di tempo impiegata per i calcoli in virgola mobile?
5. [5] Si consideri un codice di controllo errori che, ad ogni coppia di bit, aggiunge la ripetizione di tale coppia e quindi la ripetizione negata. Elencare le parole di codice possibile, calcolare il costo del codice, la distanza minima e le capacità di rivelazione e di correzione su una parola.
6. [5] Descrivere la struttura ed il funzionamento della memoria virtuale. Mostrare inoltre, a livello circuitale, il meccanismo di traduzione di indirizzi virtuali in indirizzi fisici.