

Fondamenti di Informatica
per la Sicurezza
a.a. 2008/09

Architettura di von Neumann

Stefano Ferrari



UNIVERSITÀ DEGLI STUDI DI MILANO
DIPARTIMENTO DI TECNOLOGIE DELL'INFORMAZIONE

Stefano Ferrari ★ Università degli Studi di Milano

Fondamenti di Informatica per la Sicurezza ◇ Architettura di von Neumann ◇ a.a. 2008/09 - p. 1/26

Scomposizione funzionale

Il calcolatore può essere descritto scomponendolo iterativamente in una gerarchia di sottosistemi.

Ogni componente:

- è responsabile di una funzionalità;
- interagisce con gli altri componenti e con l'ambiente;
- è, a sua volta, dotato di una struttura interna.

Stefano Ferrari ★ Università degli Studi di Milano

Fondamenti di Informatica per la Sicurezza ◇ Architettura di von Neumann ◇ a.a. 2008/09 - p. 2/26

Funzionalità principali

Le funzionalità principali sono:

- scambio dati con l'esterno;
- memorizzazione;
- elaborazione;
- controllo.

Trasferimento dati

È la funzionalità che consente di scambiare dati con l'esterno: input/output (I/O).

Si realizza mediante:

- dispositivi di I/O;
- connessione in rete.

Memorizzazione

Vi sono almeno due tipi di memorizzazione:

- a breve termine;
- a lungo termine.

Elaborazione

Risulta come compromesso tra le diverse caratteristiche di un calcolatore:

- flessibilità;
- modularità;
- scalabilità;
- standardizzazione;
- costo;
- semplicità;
- disponibilità di applicazioni.

Controllo

È esercitato da:

- utente (ad alto livello);
- CPU (a basso livello);
- unità di controllo (a bassissimo livello).

Calcolatore programmabile

Il calcolatore è una macchina estremamente flessibile:

- le funzionalità vengono fornite dall'hardware;
- la specializzazione viene fornita dal software.

Architettura di von Neumann

La cosiddetta **architettura di von Neumann** si compone di:

- una unità elaborazione centrale (**Central Processing Unit** — CPU);
- un dispositivo di memoria, costituito da un insieme di elementi identificabili tramite il loro **indirizzo**;
- alcuni dispositivi, detti **periferiche**, per l'interazione con l'esterno;
- una linea di interconnessione, detta **bus**, con modalità **master/slave**.

CPU

È il componente principale, a cui sono affidate le funzioni di:

- controllo;
- coordinamento;
- elaborazione.

La tecnologia realizzativa è la microelettronica, le CPU vengono chiamate **microprocessori**.

Memoria centrale

La memoria centrale:

- ospita i dati coinvolti nell'elaborazione (talvolta anche quelli delle periferiche);
- è costituita da insieme di celle adiacenti, ognuna delle quali è identificata da un indirizzo numerico.

Periferiche

Le periferiche:

- interagiscono con l'utente (e l'ambiente);
- comunicano tramite l'interfaccia di I/O.

Bus

Il bus è una linea a cui sono collegate **contemporaneamente** diverse unità:

- la CPU svolge il ruolo di **master**;
- le altre unità funzionano da **slave**.

Architettura master/slave

vantaggi

- semplicità;
- estendibilità;
- standardizzabilità;

svantaggi

- lentezza;
- capacità del canale limitante;
- sovraccarico CPU.

Bus

Sul bus transitano informazioni di tre tipi:

- dati;
- indirizzi;
- segnali di controllo.

Esse viaggiano su linee separate.

Pertanto, il bus è scomponibile in:

- bus dati;
- bus indirizzi;
- bus controllo.

Esecutore

L'idea fondamentale ancora oggi seguita nella realizzazione dei sistemi di calcolo:

- codificare le istruzioni in forma numerica;
- inserirle nella memoria centrale.

Nella macchina di von Neumann:

- dati e istruzioni memorizzati in un'unica memoria che permette lettura e scrittura;
- la memoria è costituita da celle uguali, indirizzate dalla loro posizione;
- le istruzioni vengono eseguite in modo sequenziale.

Linguaggio macchina

I programmi vengono codificati in un linguaggio detto **linguaggio macchina**, o **assembly**, caratterizzato da:

- assenza di struttura o tipo di dato;
- istruzioni semplici e in numero ridotto;
- istruzioni composte dall'identificativo dell'operazione più eventuali operandi:
 - esempio: <Somma> <Reg1> <Reg2>.

Codice operativo

Il codice operativo è il valore numerico che identifica l'operazione effettuata da una istruzione assembly.

Si ha che:

- CPU della stessa famiglia hanno lo stesso codice operativo;
- CPU di diversi produttori possono adottare lo stesso codice operativo (**compatibilità**).

Esecuzione del programma

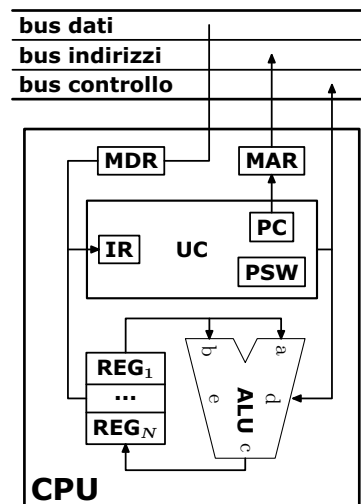
Quando il programma e i dati risiedono in memoria, la CPU opera in modo ciclico:

- viene recuperata dalla memoria l'istruzione da eseguire (**fetch**);
- viene decodificata (**decode**);
- vengono eseguite le operazioni che compongono l'istruzione (**execute**).

CPU

È composta da:

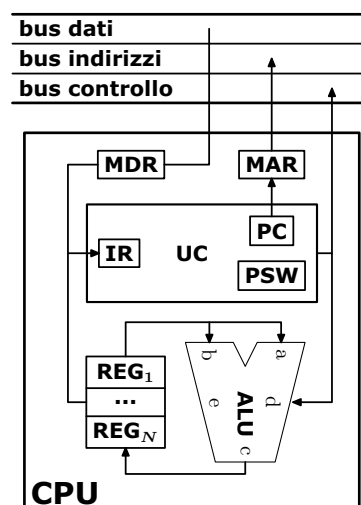
- ALU (*Arithmetic-Logic Unit*)
- registri:
 - Program Counter (**PC**)
 - Instruction Register (**IR**)
 - Memory Address Register (**MAR**)
 - Memory Data Register (**MDR**)
 - Processor Status Word (**PSW**)
 - Registri di lavoro
- unità di controllo



Fetch

Nella fase di fetch:

1. l'UC mette PC in MAR;
2. l'UC mette il comando di lettura sul bus controllo;
3. MDR viene messo in IR — incremento di PC.



Memoria

Si divide in:

- memoria centrale;
- memoria di massa.

Si classifica per:

- velocità d'accesso;
- densità;
- volatilità;
- costo per bit.

Diverse tecnologie hanno caratteristiche diverse.

Gerarchia di memoria

Dalla più rapida alla più lenta:

- memoria interna alla CPU: registri, cache (a volte è esterna, ma non passa per il bus);
- memoria interna al calcolatore: memoria centrale;
- memoria esterna al calcolatore: memoria di massa (dischi, nastri).

L'uso della cache è motivato dalle proprietà di località spaziale e temporale degli accessi a memoria.

Periferiche

Modalità:

- seriale (USB, Firewire, Bluetooth);
- parallela.

Interfaccia di I/O è composta da:

- registro dati;
- registro di controllo;
- registro di stato.

Controllo delle periferiche

Ci sono due modalità di controllo delle periferiche:

- in modalità *memory mapped*, la CPU accede ai registri della periferica con un'operazione di lettura o scrittura in memoria, ma lo fa in indirizzi che la memoria non riconosce come propri;
- tramite istruzioni dedicate, previste nell'istruzione set della CPU.

Modalità di I/O

Gestione I/O a controllo di programma:

- la CPU controlla direttamente lo stato della periferica (**polling**).

Gestione I/O a interrupt:

- la periferica avvisa la CPU.

Gestione I/O tramite DMA:

- la CPU controlla il controllore DMA.

Approfondimento

Istruzioni particolari possono alterare il prelievo delle istruzioni da celle consecutive (e quindi la sequenzialità):

- istruzioni di salto;
- istruzioni di chiamata a sotto-programmi;
- istruzioni di interruzione.