



CORSO DI LAUREA IN INFORMATICA  
CORSO DI LAUREA IN SICUREZZA DEI SISTEMI E DELLE RETI INFORMATICHE

## Architetture e reti logiche

anno accademico 2003–2004

docente: Nello SCARABOTTOLO  
esercitatore: Stefano FERRARI

### Prova pratica di VHDL

#### Componente `shreg8`

Progettare in VHDL un registro a scorrimento a 8 bit.

L'interfaccia della entity da realizzare è data nel file `shreg8.vhdl`. *Tale interfaccia non può essere modificata.*

Il registro a scorrimento ha in ingresso due segnali:

- `clock`, di tipo bit,
- `X`, di tipo bit,

e un segnale in uscita:

- `Z`, di tipo bit.

Ogni volta che il segnale `clock` presenta un fronte di salita, il registro pone il segnale `Z` al valore dell'ultimo bit del registro, sposta ogni altro bit del registro in quello immediatamente seguente e pone il primo bit del registro pari al valore del segnale `X`.