

Si risolvano i seguenti esercizi:

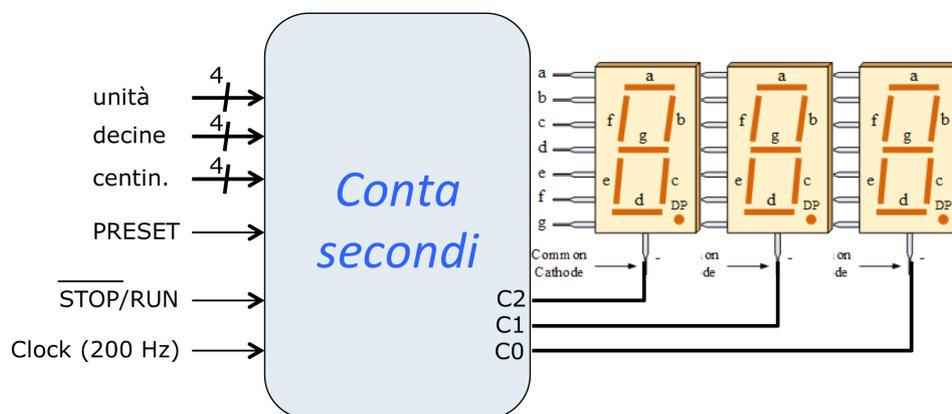
1. Progettare in VHDL, impostando prima il progetto in termini di blocchi funzionali, un "contasecondi" come quello in figura.

Il clock è fornito in ingresso, sotto forma di onda quadra a 200 Hz.

Agli ingressi "unità/decine/centinaia" vengono fornite cifre decimali in codice BCD. Quando PRESET va a 1, in modo asincrono il contasecondi assume il valore fornito su tali ingressi.

Quando il segnale STOP/RUN è a 0, la cifra sul display rimane invariata, mentre quando è a 1 la cifra viene decrementata di 1 ogni secondo. Quando arriva a 0, si ferma comunque.

Il display va pilotato in multiplexing, con frequenza di aggiornamento di 200 Hz.



2. Si determini il circuito contenuto nello schema in figura, considerando che:
- $v_{IN}(t)$ è un'onda quadra di ampiezza massima ± 2 V, con periodo $T = 2$ msec;
 - $v_{OUT}(t)$ è un'onda triangolare che oscilla tra 0 e -0.2 V, con lo stesso periodo;
 - la resistenza d'ingresso deve essere di 100 k Ω .



3. Si deve convertire in digitale un segnale analogico proveniente da un microfono che cattura suoni con frequenze fino a 120 kHz, ma deve essere campionato a 40 kHz. La tensione minima in uscita dal microfono che si vuol rivelare è di 1 μ V, quella massima è $0,4$ V.
- Proporre un progetto di massima della circuiteria di condizionamento del segnale (compreso il guadagno di amplificazione) e dell'intero sistema di acquisizione, supponendo che il range in ingresso all'ADC sia ± 10 V;
 - Calcolare i requisiti minimi che il convertitore A/D deve garantire e scegliere il convertitore di tipologia più adeguata.