



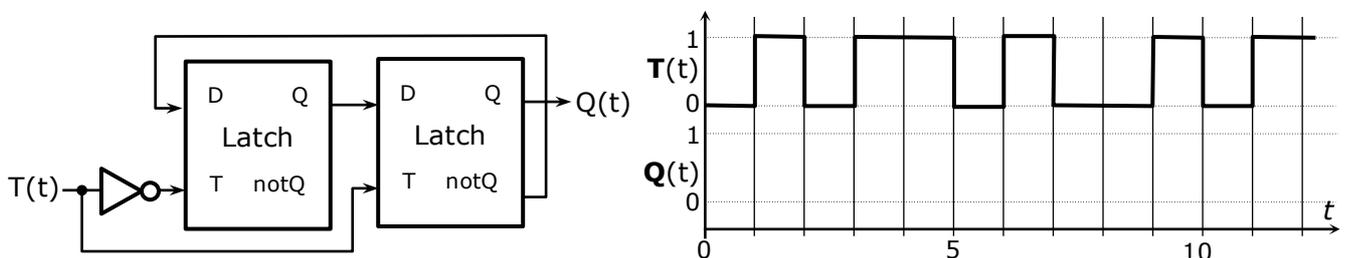
Cognome, nome:

Matricola:

- [2] Data la base $B = \{\star, \odot, \triangle, \oplus, \heartsuit, \clubsuit\}$, si converta il numero $\odot \triangle \heartsuit \clubsuit$ in base 10.
- [1] Si completi la seguente tabella, supponendo di stare utilizzando la notazione in complemento a due per rappresentare numeri negativi.

Decimale	Binario	esadecimale
		0xFACE

- [2] A quale numero corrisponde la parola **0xC24C0000**, secondo lo standard IEEE-754, singola precisione?
- [3] Si dimostri con passaggi algebrici l'espressione logica: $a + \bar{a}b + \bar{a}\bar{b}c = a + b + c$.
Si scriva inoltre la sua espressione duale.
- [5] Si disegni lo schema circuitale interno di un Full-Adder. Si disegni lo schema circuitale a blocchi di un circuito che calcola la differenza tra due numeri binari di 5 bit; di quest'ultimo si calcoli il cammino critico e lo si evidenzi sullo schema.
- [4] Si disegni lo schema circuitale interno di un latch tipo D. Considerando il circuito in figura, si tracci nel grafico l'andamento dell'uscita $Q(t)$, considerando che $Q(t=0)=0$.



- [5] Si progetti un circuito caratterizzato da 4 bit di ingresso ($a_3 a_2 a_1 a_0$) che rappresentano un numero N intero con segno (in complemento a 2), e da un'uscita Y che vale '1' se e solo se N è dispari quando è positivo e multiplo di 3 quando è negativo.
 - Determinare la tabella di verità della funzione logica di uscita;
 - scrivere la funzione nella forma canonica più adatta;
 - semplificarla mediante mappa di Karnaugh;
 - semplificarla ulteriormente, se possibile, mediante passaggi algebrici;
 - disegnare lo schema circuitale corrispondente.
- [8] Si sintetizzi una macchina a stati finiti (di Moore) caratterizzata da una linea d'ingresso I che viene osservata ogni secondo, e da una linea di uscita Y .
La macchina funziona così: ogni volta che all'ingresso si presenta un fronte di salita o un fronte di discesa, l'uscita Y si porta a '1' per 1 secondo, poi torna a '0'. Si considerino inizialmente sia l'ingresso che l'uscita a '0'.
Si determinino STG, STT, STT codificata e struttura circuitale del sistema completo, non trascurando il clock ed avendo cura di semplificare il più possibile le funzioni prima di tradurle in circuito.