Cognome, nome: Matricola:

1. [2] Si converta il numero **0xFF82**:
a) in base 2;
b) in numero decimale utilizzando la notazione in complemento a 2 per numeri negativi.
c) Rappresentare inoltre in forma decimale, binaria ed esadecimale i valori minimo e massimo rappresentabili in questo formato.

2. [2.5] A che numero decimale corrisponde il seguente numero in formato IEEE–754, singola precisione: **0x 41CA 0000** ?

3. [3] Si dimostri la seguente equivalenza applicando le regole dell'algebra booleana:
AB + AC + BC = (A + B)(A + C)(B + C).

4. [2.5] Si disegni la struttura circuitale di una porta logica NAND a 3 ingressi realizzata con tecnologia CMOS.

5. [3] Si disegni la struttura di un moltiplicatore hardware di numeri di 3 bit e se ne calcoli il cammino critico, evidenziandolo sullo schema circuitale.

6. [5] Si progetti un circuito caratterizzato da 4 linee di ingresso: A_2, A_1, A_0 e D, e da una linea di uscita Y, che deve essere "1" se e solo se:
- D=0 e il numero binario (senza segno) sugli ingressi A è divisibile per 2, oppure
- D=1 e il numero binario (senza segno) sugli ingressi A è divisibile per 3.

a) Determinare la tabella di verità della funzione logica di uscita;
b) scrivere la funzione nella forma canonica più adatta;
c) semplificarla mediante mappa di Karnaugh;
d) disegnare lo schema circuitale.

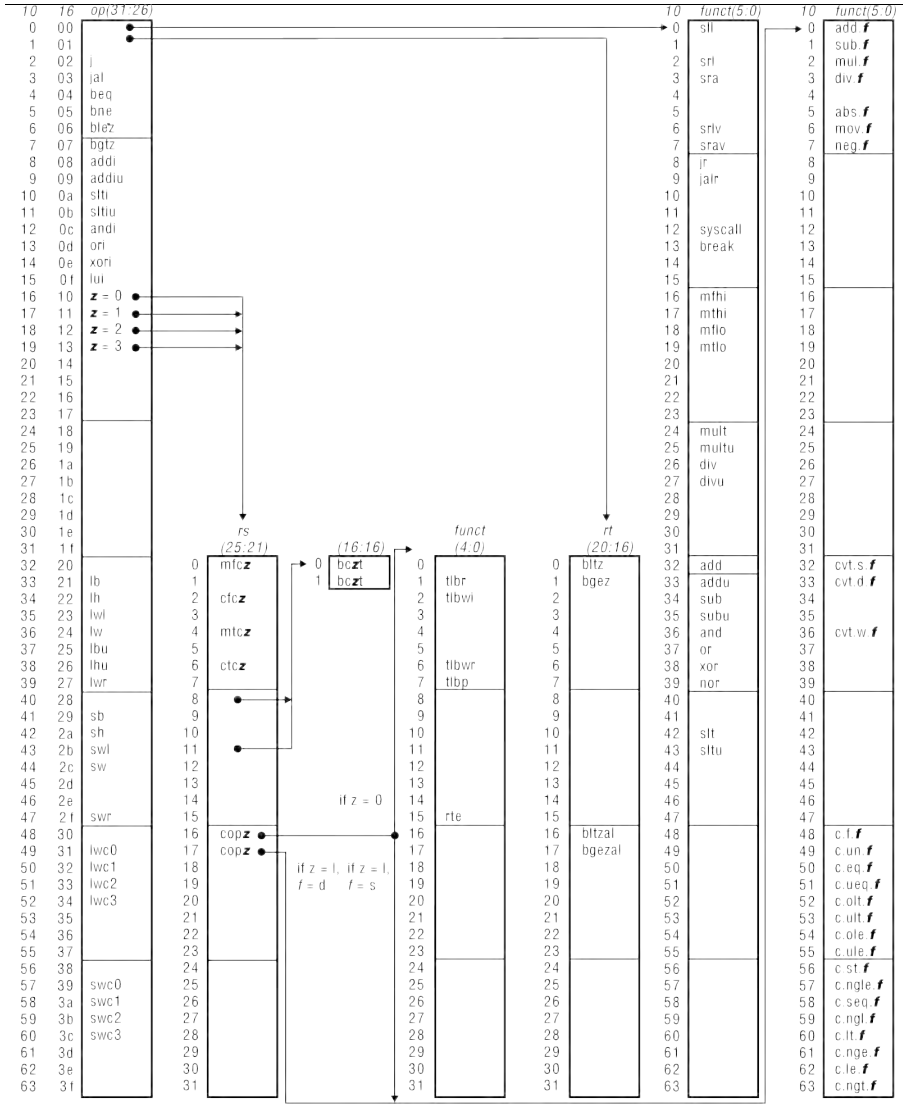
7. [8] Si sintetizzi una macchina a stati finiti (di Moore) che implementa un contatore modulo 4 che conta sia i fronti di salita che di discesa su una linea d'ingresso ***I*** che viene controllata ogni centesimo di secondo. Una seconda linea d'ingresso **DIR** definisce la direzione di conteggio: con DIR=0 il contatore viene incrementato, con DIR=1 viene decrementato. L'uscita è costituita da 4 linee (**y0**,**y1**,**y2**,**y3**), ciascuna delle quali va a "1" quando il contatore rappresenta il numero corrispondente.
Si determinino STG, STT, STT codificata e struttura circuitale del <u>sistema completo</u>, avendo cura di semplificare il più possibile le funzioni prima di tradurle in circuito.

8. [4] Si traducano le seguenti pseudoistruzioni: **a)** in Assembly MIPS nativo e **b)** in linguaggio macchina MIPS, specificando anche la dimensione in bit dei campi dell'istruzione.

```
divi $s3, $3, 3      # divide by immediate
blei $a0, +32, -32   # branch on less or equal than immediate
```

9. [4] Elencare e descrivere le modalità di indirizzamento di MIPS rappresentando, per ognuno di essi, le parti di circuito interessate al recupero dell'operando.

Registri MIPS *general purpose*:

0	**zero**		24-25	**t8 – t9**
1	**at**		26-27	**k0 – k1**
2-3	**v0 – v1**		28	**gp**
4-7	**a0 – a3**		29	**sp**
8-15	**t0 – t7**		30	**s8**
16-23	**s0 – s7**		31	**ra**

MIPS Instruction Set: