



Cognome, nome:

Matricola:

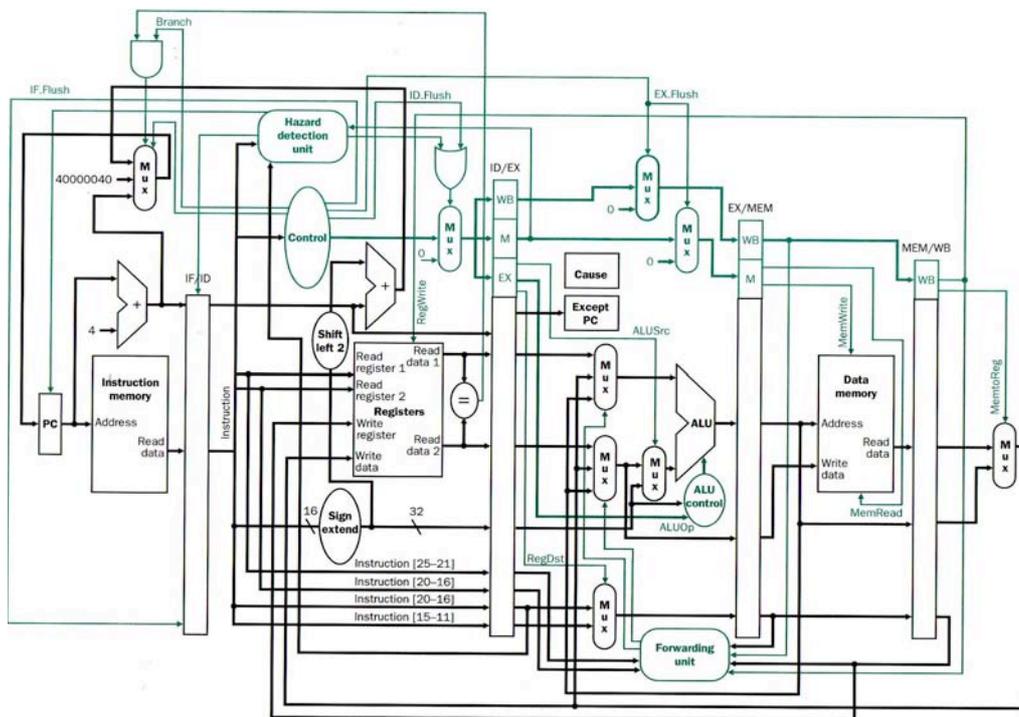
1. [5] Si consideri che la CPU raffigurata a lato stia eseguendo il seguente codice:

0x100:

```
add $t2, $t2, $t3
lw $s1, 20($t0)
subi $s2, $s1, 1
addi $s6, $s6, +1
beq $s6, $s2, +12
```

Considerando il periodo di clock in cui l'istruzione 'addi...' si trova in fase di decodifica, determinare il contenuto dei 5 registri di pipeline (stadio "slave"):

[2] Indicare e descrivere, specificandone le conseguenze, eventuali casi di criticità nel codice suindicato.



2. [3] Con riferimento all'esercizio precedente, calcolare il n. di cicli di clock necessari per eseguire il codice riportato (da IF della prima istruzione a WB dell'ultima), tenendo conto di eventuali cicli di stallo.

3. [6] Un processore caratterizzato da bus indirizzi di 20 bit e bus dati di 16 bit viene dotato di una memoria cache associativa a 2 vie, di capacità totale $C = 32$ Kbyte e con linee di 16 parole. Dimensionare la cache, evidenziando le dimensioni di tutti i campi e disegnare lo schema dettagliato di tale memoria. Mostrare inoltre dove viene memorizzato, nella cache, il byte di memoria situato all'indirizzo: 0xABCDE, evidenziando i valori di byte offset, word offset, index e tag.

4. [6] Disegnare lo schema circuitale di una cella di memoria dinamica e spiegare i meccanismi di lettura e scrittura. Disegnare lo schema strutturale di un banco di DRAM di 4 Mbit e calcolare il massimo periodo di refresh (cioè il tempo che intercorre tra due refresh consecutivi), sapendo che le celle di memoria garantiscono il mantenimento dello stato per un tempo massimo di 51,2 msec.

5. [4] Si vogliono incrementare le prestazioni di un calcolatore mediante l'introduzione di una memoria cache (di cui il calcolatore è originariamente sprovvisto). Il tempo complessivo di lettura/scrittura in cache è di 1 nsec, mentre per la memoria principale occorrono 10 nsec.

- Di quanto aumenta la velocità del calcolatore in caso di miss-rate = 20%?
- Quanto devono valere hit-rate e miss-rate della cache per ottenere un aumento di velocità di 8 volte?
- Quanto dovrebbero valere hit-rate e miss-rate per ottenere lo stesso aumento di velocità (di 8 volte), se la cache fosse infinitamente veloce?

6. [4] Si consideri un codice di controllo errori che funziona come segue: ogni coppia di bit del messaggio originale viene ripetuta e viene poi aggiunto un ulteriore bit di parità pari, calcolato sulla coppia originale. Calcolare il costo del codice, la sua distanza minima, la capacità di rivelazione e la capacità di correzione.

7. [2] Spiegare il funzionamento dell'algoritmo di "backoff" utilizzato nel protocollo "Ethernet" e spiegarne la necessità.

8. [4] Descrivere le tecniche più comuni utilizzate per velocizzare il trasferimento dati tra la memoria cache e la memoria principale (in caso di miss), mettendo in evidenza come e di quanto si riduce il tempo di accesso.