



Prova scritta del: **25 Novembre 2004**

Nome:

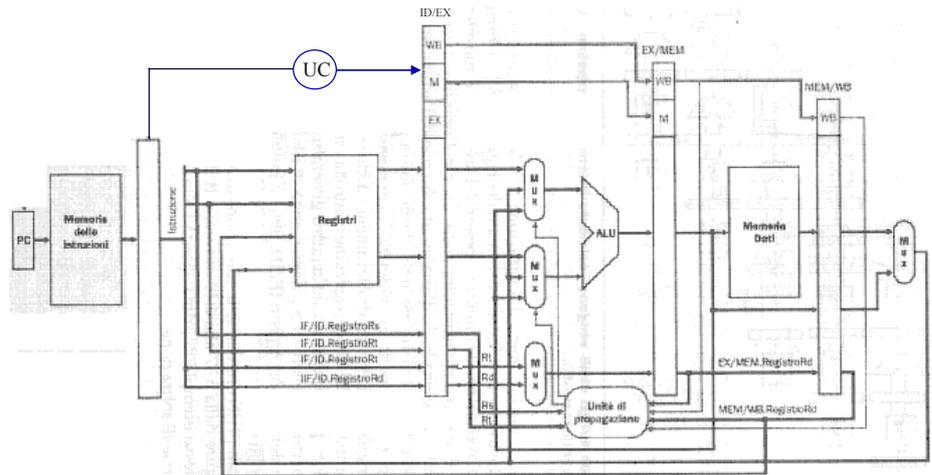
Matricola:

1. Domande [7]:

- a) [1] Cosa si intende per "Mips" e "Mflop"?
- b) [1] Che differenza c'è tra interrupt ed eccezioni?
- c) [1] Cosa è una SDRAM?
- d) [1] Spiegare cosa si intende per codifica "big endian" o "little endian" e mostrarne un esempio.
- e) [1] Spiegare il meccanismo del bit di parità e mostrare come sia in grado di rivelare un errore.
- f) [2] Come vengono gestite le collisioni in una rete Ethernet? Descrivere il protocollo IEEE 802.3.

2. Pipeline [9]. Indicare l'hazard che si genera nell'esecuzione del seguente frammento di codice sulla pipe-line del MIPS riportata qui a fianco [3] e descrivere cosa occorre fare per identificare per risolvere il problema [3].

```
add $t1, $t2, $t3
lw $s1, 20($t2)
addi $s6, $s1, 20
sub $s2, $t2, $t4
and $s3, $t2, $t1
```



Indicare cosa è contenuto

nei registri (parte slave) quando l'istruzione **lw \$s1, 20(\$t2)** si trova nella fase di lettura della memoria [3].

3. Sintesi di circuiti digitali [4]. Sintetizzare e disegnare il circuito che implementi la seguente funzione logica: **$y1 = x1x2 + x3$; $y2 = x1x3 + x2x3$.** Definire la funzione nelle due forme canoniche.

4. Tradurre il seguente frammento di codice C [7] in Assembly MIPS [3] e, poi, in linguaggio macchina [4].

```
t4 = (218)
for (i=0; i<n; i++)
{
    s0 = t1 + t4;
    t3 = t0 * i;
}
```

sapendo che: \$t0=\$7, e ricordando alcuni codici operativi: beq=4, add=0, addi=8, j=2, lui=15, ed alcuni codici funzione: add=32, sub=34, slt=42, mult=24, mfhi=16, mflo=18, sll=0, slr=2. Non si considerino eventuali overflow.

5. FSM [4] Costruire il grafo delle transizioni (**STG**) e la **STT** di una macchina a stati finiti (di Moore) che accetti in ingresso un bit alla volta e sia caratterizzata da un'uscita che vale "1" solo quando in ingresso si sia presentata la sequenza: "001". Si ponga lo stato iniziale a sequenza vuota.

6. Prestazioni [5] Data un programma con il seguente MIX di istruzioni: accesso a memoria (30%), Branch (15%), Operazioni (50%), Jump (5%). Suppondo che i tempi di esecuzione delle istruzioni appartenenti alle quattro diverse classi sia rispettivamente: 10ms, 6ms, 8ms, 2ms definire qual'è l'aumento di prestazioni che si ottiene se:

- a) la velocità di esecuzione delle operazioni viene triplicata.
 - b) la velocità di esecuzione delle branch (tenuto conto delle criticità) viene dimezzata.
 - c) la velocità di esecuzione delle istruzioni di accesso a memoria viene quadruplicata.
- Definire il massimo incremento di prestazioni possibile per un miglioramento dell'esecuzione delle operazioni appartenenti alle singole classi.