

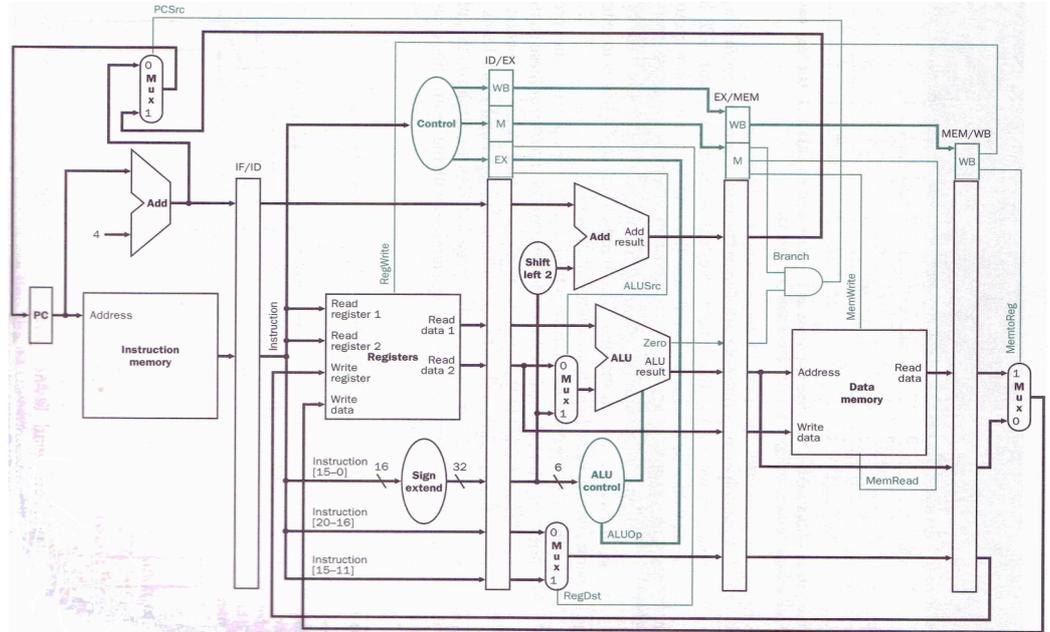


Cognome, nome:

Matricola:

1. [7] Evidenziare, nello schema di CPU sottostante, i valori (istruzioni, dati, segnali di controllo) che si presentano all'ingresso di ogni registro di pipeline, supponendo che la CPU stia decodificando l'istruzione: **lw \$t5, 0(\$11)**, all'interno del frammento di programma seguente:

```
addi $t0,$t0,1
add $t3,$t0,$t3
lw $t5, 0($11)
beq $t3,$t0,16
jr $31
```



2. [3] Disegnare lo schema circuitale di un multiplexer a 4 ingressi e definire la funzione logica dell'uscita come espressione degli ingressi di selezione.
3. [6] Si consideri un calcolatore con capacità di indirizzamento di memoria di 4 GByte ed ampiezza del bus dati di 16 bit. Si progetti, per tale sistema, una cache 4-associativa di capacità C = 32 kByte con linee di 16 parole. Dimensionare e disegnare lo schema della cache, mettendo in evidenza come i campi dell'indirizzo di memoria controllino il resto del circuito. Indicare inoltre in che posizione viene scritta la parola all'indirizzo **0x1111**.
4. [7] Si progetti, mediante una macchina a stati finiti di Moore, un indicatore della marcia in un cambio di velocità per auto a 4 marce. Tale indicatore comanda in uscita 4 lampade, dove, per ogni marcia, dovrà essere accesa la lampada corrispondente. Gli ingressi sono costituiti dai due segnali che comandano, rispettivamente, l'innesto di una marcia superiore ed inferiore. Si assuma che, allo stato iniziale, l'auto si trovi in prima marcia. Si determinino STG, STT e lo schema circuitale completo.
5. [7] Si traduca in linguaggio Assembly MIPS la seguente procedura, traducendo in Assembly nativo le eventuali pseudo-istruzioni:

```
int power( unsigned int b, unsigned int e )
{
    int s;
    if( e > 0 )
        s = b * power( b, e-1 );
    else
        s = 1;
    return( s );
}
```

6. [2] Spiegare a cosa serve il campo "zero padding", presente in un pacchetto (frame) Ethernet.
7. [3] Descrivere l'origine e le caratteristiche dei diversi tipi di hazard in una CPU pipeline.