



I Compitino in itinere – 21 aprile 2004

Cognome, nome:

Matricola:

1. [2] Si completi la seguente tabella:

Base 10	Base 2	Base 16	Base 8
341,25			
	- 1111,1111		
		F16	

2. [3] Si rappresentino i seguenti numeri decimali nel formato standard IEEE754 – singola precisione:

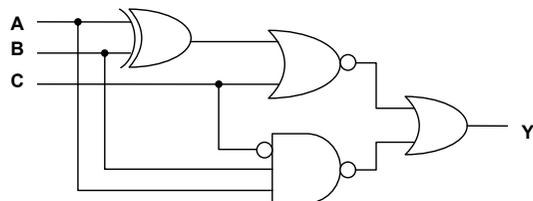
+ 1024,625	
- 3,125 · 10 ⁻²	

3. [2] Dimostrare che: $A + BC = (A + B) \cdot (A + \bar{B} + C)$

4. [3] Si rappresenti la struttura circuitale di un latch D sincrono, se ne descriva il funzionamento, mettendo in evidenza i fenomeni di ritardo tra ingressi e uscite. Si rappresenti inoltre la struttura circuitale di un flip-flop di tipo DT e si spieghino le differenze di funzionamento tra i due dispositivi.

5. [3] Si rappresenti la struttura di una ALU ad 8 bit in grado di effettuare AND, OR, somma e differenza (in complemento a 2) nonché di rivelare un overflow nella somma. Si rappresenti inoltre in dettaglio lo schema circuitale relativo ad un bit.

6. [5] Considerando il seguente schema, si calcolino:



a) l'espressione logica di Y, b) la tabella delle verità, c) le forme canoniche SOP e POS, d) l'implementazione di un circuito equivalente mediante una PLA.

7. [9] Si sintetizzi una macchina a stati finiti che realizza un contatore di posti liberi in un parcheggio a 3 posti. Il sistema riceve in ingresso i segnali di 2 sensori, che segnalano, rispettivamente, un'auto in ingresso e un'auto in uscita dal parcheggio. L'uscita è costituita da una fila di 3 lampade che vengono accese in numero pari al numero di posti liberi. Si supponga che, data la conformazione particolare del parcheggio, sia comunque possibile che nel parcheggio entrino auto a parcheggio pieno e che ne escano a parcheggio vuoto.

8. [5] Si traducano in linguaggio Assembly le seguenti procedure C (supponendo che, per "ipotenusa2" i parametri vadano posti in \$a0 e \$a1 ed il risultato in \$v0):

```
int ipotenus2( int cateto1, int cateto2 )
{
    return( quad( cateto1 ) + quad( cateto2 ) );
}
```

dove:

```
int quad( int cat )
{
    return( cat * cat );
}
```

9. [4] Si traduca in linguaggio macchina (rappr. binaria ed esadecimale) il seguente codice Assembly, supponendo che le istruzioni macchina vengano allocate a partire dall'indirizzo di memoria 0x00000100:

```
li $t0, 100
cycle: addi $t0, $t0, -4
sw $a0, 24($t0)
bgt $t0, 4, cycle
j 300
```

Codici operativi:

```
j: 2   addi: 8   sw: 43
slti: 10  lui: 15
slr (shift right): 0, funct: 2
beq: 4   bne: 5
```

Convenzione registri MIPS:

Registro	Numero
\$zero	0
\$at	1
\$v0-\$v1	2-3
\$a0-\$a3	4-7
\$t0-\$t7	8-15
\$s0-\$s7	16-23
\$t8-\$t9	24-25
\$k0-\$k1	26-27
\$gp	28
\$sp	29
\$s8	30
\$ra	31

N.B. Per superare il compitino è necessario accumulare almeno 18 punti, di cui almeno 15 negli esercizi 6 – 9.